

03CD #3  
OFGS File No: P/2617-21

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

New York, New York

MARU, Tsuguo

Date: October 25, 2001

Serial No.: 09/896,479

Date Filed: June 29, 2001

For: METHOD OF DECODING TURBO-ENCODED DATA AND RECEIVER FOR  
DECODING TURBO-ENCODED DATA AND RECEIVER FOR DECODING  
TURBO-ENCODED DATA

---

Assistant Commissioner for Patents  
Washington, D.C. 20231

In accordance with 35 U.S.C. Sec. 119, applicant(s) confirm(s) the request for priority under the International Convention and submits herewith the following documents in support of the claim:

Certified Copy of Japanese Application:  
2000-196747 filed on June 29, 2000

Respectfully submitted,

---

Steven I. Weisburd  
Registration No.: 27, 409  
OSTROLENK, FABER, GERB & SOFFEN, LLP  
1180 Avenue of the Americas  
New York, New York 10036-8403  
Telephone: (212) 382-0700



日本国特許庁  
JAPAN PATENT OFFICE

US

別紙添付書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日  
Date of Application:

2000年 6月29日

出願番号  
Application Number:

特願2000-196747

出願人  
Applicant(s):

日本電気株式会社

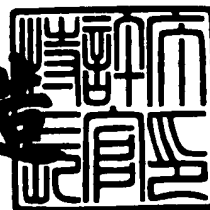
CERTIFIED COPY OF  
PRIORITY DOCUMENT

Best Available Copy

2001年 5月18日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3041522

【書類名】 特許願

【整理番号】 49240020

【提出日】 平成12年 6月29日

【あて先】 特許庁長官 殿

【国際特許分類】 H04J 13/00

【発明者】

    【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

    【氏名】 丸 次夫

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100088328

    【弁理士】

    【氏名又は名称】 金田 暢之

    【電話番号】 03-3585-1882

【選任した代理人】

    【識別番号】 100106297

    【弁理士】

    【氏名又は名称】 伊藤 克博

【選任した代理人】

    【識別番号】 100106138

    【弁理士】

    【氏名又は名称】 石橋 政幸

【手数料の表示】

    【予納台帳番号】 089681

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ターボ復号方法及び受信機

【特許請求の範囲】

【請求項 1】 信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う CDMA システムにおいて、ターボ符号化された受信データを復号するターボ復号方法であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行い、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における ACS 演算或は比較選択演算を行うと共に、該 ACS 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 ACS 演算の結果を補正するターボ復号方法。

【請求項 2】 信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う CDMA システムにおいて、ターボ符号化された受信データを復号するターボ復号方法であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行い、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における ACS 演算或は比較選択演算を行うと共に、前記アルファメトリックの更新処理、前記ベータメトリックの更新処理、及び前記尤度演算処理のうち、少なくとも一つの処理における前記 ACS 演算の結果を、該 ACS 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により補正するターボ復号方法。

【請求項 3】 前記重み付け処理をスロット周期毎に行う請求項 1 または 2 記載のターボ復号方法。

【請求項 4】 前記重み付け処理は、

スロット当たりの信号電力の平方根をスロット当たりの干渉電力で除算した値に比例する値を、前記逆拡散後の受信データに乗算する請求項 1 または 2 記載の

ターボ復号方法。

【請求項 5】 前記 A C S 演算或は比較選択演算のうち、該比較演算を減算回路で行い、

該減算回路の出力結果あるいは該出力結果の絶対値を入力とし、該入力に対応して予め定められた値を出力するロジック回路により、前記 A C S 演算の結果を補正する請求項 1 または 2 記載のターボ復号方法。

【請求項 6】 前記重み付け処理をデジタル信号処理プロセッサによるファームウェアで行い、

前記 A C S 演算或は比較選択演算、及び該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正する処理を論理ゲートを含むハードウェアで行う請求項 1 または 2 記載のターボ復号方法。

【請求項 7】 信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う C D M A システムにおいて、ターボ符号化された受信データを復号する受信機であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行う送信電力制御部と、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における A C S 演算或は比較選択演算を行うと共に、該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正するターボデコーダと、

を有する受信機。

【請求項 8】 信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う C D M A システムにおいて、ターボ符号化された受信データを復号する受信機であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行う送

信電力制御部と、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における A C S 演算或は比較選択演算を行うと共に、前記アルファメトリックの更新処理、前記ベータメトリックの更新処理、及び前記尤度演算処理のうち、少なくとも一つの処理における前記 A C S 演算の結果を、該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により補正するターボデコーダと、  
を有する受信機。

【請求項 9】 前記送信電力制御部は、

前記重み付け処理をスロット周期毎に行う請求項 7 または 8 記載の受信機。

【請求項 1 0】 前記送信電力制御部は、

スロット当たりの信号電力の平方根をスロット当たりの干渉電力で除算した値に比例する値を、前記逆拡散後の受信データに乗算する請求項 7 または 8 記載の受信機。

【請求項 1 1】 前記ターボデコーダは、

前記 A C S 演算或は比較選択演算のうち、該比較演算用の回路として用いられる減算回路と、

該減算回路の出力結果あるいは該出力結果の絶対値を入力とし、該入力に対応して予め定められた値を出力する、前記 A C S 演算の結果を補正するために用いられるロジック回路と、

を有する請求項 7 または 8 記載の受信機。

【請求項 1 2】 前記送信電力制御部は、

前記重み付け処理をデジタル信号処理プロセッサによるファームウェアで行い

前記ターボデコーダは、

前記 A C S 演算或は比較選択演算、及び該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正する処理を論理ゲートを含むハードウェアで行う請求項 7 または 8 記載の受信機。

【請求項 1 3】 前記ターボ符号化を行うターボ符号器は、  
コンポーネント符号器が並列に接続された並列接続型符号器である請求項 7 乃至 1 2 のいずれか 1 項記載の受信機。

【請求項 1 4】 前記ターボ符号化を行うターボ符号器は、  
コンポーネント符号器が直列に接続された直列接続型符号器である請求項 7 乃至 1 2 のいずれか 1 項記載の受信機。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、CDMA (Code Division Multiple Access: 符号分割多重) 技術を利用した移動体通信システムに用いて好適なターボ復号方法及び受信機に関する。

【0 0 0 2】

【従来の技術】

ターボコードと呼ばれるシャノン限界に近い復号誤り率を達成する新しい符号化法がC. Berrouらによって提案されている。その詳細な技術については、例えば、「Proceeding of International Conference of communication, pp. 1064-1070, May, 1993」で開示されている。

【0 0 0 3】

このターボコードの復号は復号複雑度の高い符号を複雑度の小さい複数の要素に分解し、それらの間の相互作用により特性を逐次的に向上させる点に特徴がある。その小さい要素に分解した復号器はMAP (Maximum a Posterior probability) 復号器で構成されており、軟入力軟出力復号となっている。このMAP復号を忠実に実現するBCJR (Bahl, Cocke, Jelinek, and Raviv) アルゴリズムが知られているが、必要とされる計算量が大きく、近似による計算量を軽減する手法としてMax-LogMAPアルゴリズムやSOVA (soft-output Viterbi algorithm) 等のアルゴリズムが知られている。ここで、Max-LogMAPアルゴリズムはBCJRアルゴリズムにおける演算過程を対数領域で近似したものであり、SOVAアルゴリズムは、Viterbiアルゴリズムをベース



に軟入力軟出力が得られるようにした手法である。

【0004】

【発明が解決しようとする課題】

CDMA技術を利用した移動体通信システムでは、送信電力制御により必要最小限の電力を維持してシステム容量をぎりぎりまで増やす工夫が取られている。また、CDMAでは統計多重の恩恵を受けて高い符号化利得を得ることができるので、ターボデコーダの復号性能を向上させることはシステムで収容できる加入者数の増加をもたらすことになる。

【0005】

しかしながら、上述したMax-LogMAPやSOVAアルゴリズムは計算量を軽減した代償として特性劣化を引き起こす。そこで、MAX-LogMAPに対してヤコビアンロガリズム (Jacobian Logarithm) に基づき以下の補正項  $f_c(|\delta_1 - \delta_2|)$  を  $|\delta_1 - \delta_2|$  の関数としてテーブルで参照することでBCJRアルゴリズムと等価な演算を対数領域で行うことが知られている。

【0006】

【数1】

$$\ln(e^{\delta_1} + e^{\delta_2}) = \max(\delta_1, \delta_2) + \ln(1 + e^{-|\delta_2 - \delta_1|}) = \max(\delta_1, \delta_2) + f_c(|\delta_2 - \delta_1|) \quad \dots (1)$$

しかしながら、(1)式を実際にテーブル化しようとするとも規模の大きなテーブルが必要になる。

【0007】

例えば、アルファメトリックの更新処理を例として考える。なお、アルファメトリック、及び後述するベータメトリック、ガンマメトリックは、BCJRアルゴリズムにおける $\alpha$ 、 $\beta$ 、 $\gamma$ に相当し、その詳細は、例えば、「IEEE Transactions on Information Theory pp.284-287, March, 1974」に記載されている。

【0008】

まず、現時点のトレリス上で選択された二つのアルファメトリックを $\alpha_1$ 、 $\alpha_2$ とし、その対数領域における値を $\alpha_{\log 1}$ 、 $\alpha_{\log 2}$ とおく。すなわち、 $\alpha_1 = \exp[\alpha_{\log 1}]$ 、 $\alpha_2 = \exp[\alpha_{\log 2}]$ とする。また、トレリス上の対応するガ

ンマメトリックをそれぞれ  $\gamma_1$ 、 $\gamma_2$  とし、その対数領域における値を  $\gamma_{\log 1}$ 、 $\gamma_{\log 2}$  とおく。但し、特に断らない限り、 $\alpha_1 \cdot \gamma_1 \geq \alpha_2 \cdot \gamma_2$  とする。ここで、更新処理後のアルファメトリックを  $\alpha_3$  とすると、その対数領域での値  $\alpha_{\log 3}$  は、

【0009】

【数2】

$$\ln[\alpha_3] = \ln[\alpha_1 \cdot \gamma_1 + \alpha_2 \cdot \gamma_2] = \ln\left[(\alpha_1 \cdot \gamma_1) \cdot \left(1 + \frac{\alpha_2 \cdot \gamma_2}{\alpha_1 \cdot \gamma_1}\right)\right]$$

$$\therefore \alpha_{\log 3} = \alpha_{\log 1} + \gamma_{\log 1} + \ln\left[1 + \exp\{\alpha_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \gamma_{\log 1}\}\right] \cdots (2)$$

となる。よって、式(1)の補正項  $f_c(|\delta_1 - \delta_2|)$  に相当する項は、

【0010】

【数3】

$$f_c(|\delta_1 - \delta_2|) = \ln\left[1 + \exp\{\alpha_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \gamma_{\log 1}\}\right] \cdots (3)$$

となる。

【0011】

ここで、ガンマメトリックを、

【0012】

【数4】

$$\gamma_{\log 1} = \ln\left\{\prod_i \frac{1}{\sqrt{2 \cdot \pi \cdot \sigma}} \exp\left[-\frac{\{y_{1i} - \sqrt{E_s} \cdot (2 \cdot x_{1i} - 1)\}^2}{2 \cdot \sigma^2}\right]\right\} \cdots (4)$$

とし、(4)式を(3)式に代入して共通成分を相殺すると、

【0013】

【数 5】

$$f_c(|\delta_1 - \delta_2|) = \ln \left[ 1 + \exp \left\{ \alpha_{\log 2} - \alpha_{\log 1} + \sum_i \frac{\{y_{2i} \cdot \sqrt{E_s} \cdot (2 \cdot x_{2i} - 1)\}}{\sigma^2} - \sum_i \frac{\{y_{1i} \cdot \sqrt{E_s} \cdot (2 \cdot x_{1i} - 1)\}}{\sigma^2} \right\} \right] \quad \dots (5)$$

となり、補正項  $f_c(|\delta_1 - \delta_2|)$  の中にノイズ分散  $\sigma^2$  や信号成分である  $E_s$  が存在する。したがって、マルチパスフェージング等によってノイズや信号レベルが変動する度にヤコビアンテーブルの値を変更する必要がある。しかも、ノイズ分散  $\sigma^2$  や信号成分  $E_s$  はベータメトリックの更新処理や尤度計算式中にも存在するため、規模の大きなメモリが必要になる。

【0014】

さらに、各情報系列やパリティ系列のビット位置に対応したこれらのノイズ分散  $\sigma^2$  や信号成分  $E_s$  を蓄積するためのメモリを別途用意する必要があるため、回路規模が大きくなり、小型、低消費電力、低価格化に適さない。また、ノイズ分散  $\sigma^2$  や信号成分  $E_s$  を測定するための処理も増えてしまう。

【0015】

さらに、大容量のメモリで構成されたテーブルを参照する処理は速度が遅くなるため、例えば、パイプライン構成を適用できない ACS 回路や比較・選択演算回路の処理速度のボトルネックとなってしまう。

【0016】

本発明は上記したような従来の技術が有する問題点を解決するためになされたものであり、ハードウェアやソフトウェアの増加を必要最小限に抑えて、処理速度への影響が少ない、小型・軽量化・低消費電力化を実現しつつ復号性能を向上させたターボデコーダ、及びそれを備えた CDMA 技術を用いた移動体通信システムを提供することを目的とする。

【0017】

【課題を解決するための手段】

上記目的を達成するため本発明のターボ復号方法は、信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う CDMA システムにおいて、ターボ符号化された受信データを復号するターボ復号方法であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行い、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における A C S 演算或は比較選択演算を行うと共に、該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正する方法である。

#### 【 0 0 1 8 】

または、信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う C D M A システムにおいて、ターボ符号化された受信データを復号するターボ復号方法であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行い、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における A C S 演算或は比較選択演算を行うと共に、前記アルファメトリックの更新処理、前記ベータメトリックの更新処理、及び前記尤度演算処理のうち、少なくとも一つの処理における前記 A C S 演算の結果を、該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により補正する方法である。

#### 【 0 0 1 9 】

ここで、前記重み付け処理をスロット周期毎に行うことが望ましく、

前記重み付け処理は、

スロット当たりの信号電力の平方根をスロット当たりの干渉電力で除算した値に比例する値を、前記逆拡散後の受信データに乗算することが望ましい。

#### 【 0 0 2 0 】

また、前記 A C S 演算或は比較選択演算のうち、該比較演算を減算回路で行い

該減算回路の出力結果あるいは該出力結果の絶対値を入力とし、該入力に対応して予め定められた値を出力するロジック回路により、前記 A C S 演算の結果を

補正することが望ましく、

前記重み付け処理をデジタル信号処理プロセッサによるファームウェアで行い

前記 A C S 演算或は比較選択演算、及び該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正する処理を論理ゲートを含むハードウェアで行うことが望ましい。

【 0 0 2 1 】

一方、本発明の受信機は、信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う C D M A システムにおいて、ターボ符号化された受信データを復号する受信機であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行う送信電力制御部と、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における A C S 演算或は比較選択演算を行うと共に、該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正するターボデコーダと、

を有する構成である。

【 0 0 2 2 】

または、信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行う C D M A システムにおいて、ターボ符号化された受信データを復号する受信機であって、

該送信電力制御用に使用される前記信号対干渉比、及び該信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行う送信電力制御部と、

該重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理における A C S 演算或は比較選択演算を行うと共に、前記アルファメトリックの更新処理、前記ベータメトリック

の更新処理、及び前記尤度演算処理のうち、少なくとも一つの処理における前記 A C S 演算の結果を、該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により補正するターボデコーダと、  
を有する構成である。

【 0 0 2 3 】

ここで、前記送信電力制御部は、  
前記重み付け処理をスロット周期毎に行うことが望ましく、  
前記送信電力制御部は、  
スロット当たりの信号電力の平方根をスロット当たりの干渉電力で除算した値に比例する値を、前記逆拡散後の受信データに乗算することが望ましい。

【 0 0 2 4 】

また、前記ターボデコーダは、  
前記 A C S 演算或は比較選択演算のうち、該比較演算用の回路として用いられる減算回路と、  
該減算回路の出力結果あるいは該出力結果の絶対値を入力とし、該入力に対応して予め定められた値を出力する、前記 A C S 演算の結果を補正するために用いられるロジック回路と、  
を有することが望ましく、  
前記送信電力制御部は、  
前記重み付け処理をデジタル信号処理プロセッサによるファームウェアで行い、  
前記ターボデコーダは、  
前記 A C S 演算或は比較選択演算、及び該 A C S 演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値により前記 A C S 演算の結果を補正する処理を論理ゲートを含むハードウェアで行うことが望ましい。

【 0 0 2 5 】

なお、前記ターボ符号化を行うターボ符号器は、  
コンポーネント符号器が並列に接続された並列連接型符号器であってもよく、  
コンポーネント符号器が直列に接続された直列連接型符号器であってもよい。

## 【 0 0 2 6 】

上記のようなターボ復号方法及び受信機では、ターボデコーダに入力する受信データに、信号対干渉比の測定結果に基づいた重み付け後の情報が含まれるため、アルファメトリックの更新処理、ベータメトリックの更新処理、及び対数尤度演算処理結果を補正するためのヤコビアンテーブルを、ノイズ分散 $\sigma^2$ や信号成分 $E_s$ 等のデータを含むことなく作成することができる。

## 【 0 0 2 7 】

## 【発明の実施の形態】

次に本発明について図面を参照して説明する。

## 【 0 0 2 8 】

図 1 は CDMA 技術を利用した受信機の一構成例を示すブロック図である。なお、図 1 は、受信機のうち、逆拡散以降の処理を行う部位の構成例を示している。

## 【 0 0 2 9 】

図 1 において、受信データは、AGC (Automatic gain control) 処理を含む逆拡散処理部 102 によって逆拡散された後、DSP (Digital Signal Processor) から成る送信電力制御部 101 に入力される。

## 【 0 0 3 0 】

送信電力制御部 101 は、複数のフィンガー (図 1 では 3 フィンガー) 毎にそれぞれ設けられた複素乗算器 103 と、複素乗算器 103 で同相化された受信データを合成 (レイク合成) する同相加算器 104 と、SIR (Signal Interference Ratio: 受信信号電力対干渉電力 (背景雑音電力を含む) 比) を測定すると共に、レイク合成後の受信信号に付加する重み付け係数を算出する重み付け処理部 106 と、重み付け処理部 106 で算出された重み付け係数とレイク合成後の受信データを乗算する乗算器 105 と、SIR の測定値である測定 SIR 値と目標とする SIR 値である目標 SIR 値を比較する減算器 107 と、減算器 107 の比較結果を 2 値に変換するコンパレータ 108 と、コンパレータ 108 の出力結果にしたがって送信機 (移動機) 側の送信電力を制御するためのコマンドである TPC コマンドを生成する TPC 命令発生部 109 とを有する構成である。なお

、ターボ符号を復号するターボデコーダ 1 1 0 には、送信電力制御部 1 0 1 が有する乗算器 1 0 5 の出力データが入力される。

#### 【0 0 3 1】

複素乗算器 1 0 3 は、逆拡散後の受信データとチャネル推定により得られるパイロットシンボル (Pilot) の共役複素数とを乗算する回路であり、パス毎にそれぞれ独立して処理を行う。複素乗算器 1 0 3 により同相化された受信データは同相加算器 1 0 4 で合成される。すなわち、複数の複素乗算器 1 0 3 と同相加算器 1 0 4 とにより、最大比レイク合成が行われる。

#### 【0 0 3 2】

重み付け処理部 1 0 6 は、パイロットシンボルを用いて信号電力 (S) 及び干渉電力 (I) をパス毎にそれぞれ測定し、それらの値からレイク合成後の測定 S I R 値を算出する。なお、干渉電力は忘却係数を用いた一次フィルタにより複数スロット分の電力を平均化して求めるとよい。また、例えば、以下の (6) 式に示す重み付け係数を算出する。

#### 【0 0 3 3】

##### 【数 6】

$$Q \cdot 2 \cdot \frac{\sqrt{\text{スロット当たりの信号電力}}}{\text{スロット当たりの干渉電力}} \dots (6)$$

ここで、Q は軟判定情報である同相加算器 1 0 4 出力のダイナミックレンジのスケーリングに用いる定数である。

#### 【0 0 3 4】

従来、ターボデコーダ 1 1 0 にはレイク合成後の受信データがそのまま送信されている。本発明では、レイク合成後の受信データに乗算器 1 0 5 により送信電力制御に用いられる重み付け係数を乗算し、重み付け後の受信データをターボデコーダ 1 1 0 に送信する。

#### 【0 0 3 5】

送信電力制御部 1 0 1 は、測定 S I R 値と目標 S I R 値とが一致するようにスロット周期毎に送信電力を制御する。このとき、減算器 1 0 7 は、測定 S I R 値と目標 S I R 値とを比較し、比較結果をコンパレータ 1 0 8 に送出する。コンパ



レータ108は、減算器107から出力される比較結果を2値に変換し、TPC命令発生部109に送出する。TPC命令発生部109は、コンパレータ108の出力信号にしたがって送信電力の増減を指示するコマンドであるTPCコマンドを生成し、下りリンクのフレームにマッピングされた送信電力制御ビットに挿入して送出する。

## 【0036】

このような閉ループによる送信電力制御は各スロット毎に行われる。すなわち、受信信号電力の測定値、及び干渉波電力の測定値（含む、重み付け処理）はスロット周期毎に更新される。

## 【0037】

ところで、重み付け処理部106で付加する重み付け係数は、上記（6）式で得られる値に限定されるものではなく、ガンマメトリックの選び方によって異なる。以下にターボデコーダで算出するアルファメトリックの更新処理を例にして説明する。但し、対数の底は予め決められたQ値に対応した値となる。

## 【0038】

トレリス上で選択される現時点の二つのアルファメトリックを $\alpha_1$ 、 $\alpha_2$ とし、予め決められた定数Aを底とする対数領域における値を $\alpha_{\log 1}$ 、 $\alpha_{\log 2}$ とする。すなわち、 $\alpha_1 = A^{\alpha_{\log 1}}$ 、 $\alpha_2 = A^{\alpha_{\log 2}}$ とする。また、トレリス上のガンマメトリックをそれぞれ $\gamma_1$ 、 $\gamma_2$ とし、その対数領域における値を $\gamma_{\log 1}$ 、 $\gamma_{\log 2}$ とする。ここで、更新されたアルファメトリックを $\alpha_3$ 、その対数領域における値を $\alpha_{\log 3}$ とすると、

## 【0039】

## 【数7】

$$\log_A[\alpha_3] = \log_A[\alpha_1 \cdot \gamma_1 + \alpha_2 \cdot \gamma_2] = \log_A\left[(\alpha_1 \cdot \gamma_1) \cdot \left(1 + \frac{\alpha_2 \cdot \gamma_2}{\alpha_1 \cdot \gamma_1}\right)\right]$$

$$\therefore \alpha_{\log 3} = \alpha_{\log 1} + \gamma_{\log 1} + \log_A\left[1 + A^{\{\alpha_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \gamma_{\log 1}\}}\right] \dots (7)$$

となる。（7）式中の補正項  $f_c(|\delta_1 - \delta_2|)$  に相当する項は、

## 【0040】

【数8】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\{\alpha_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \gamma_{\log 1}\}} \right] \dots (8)$$

である。また、ガンマメトリックは、

【0041】

【数9】

$$\gamma_{\log 1} = \log_A \left\{ \prod_i \frac{1}{\sqrt{2 \cdot \pi \cdot \sigma}} \exp \left[ -\frac{\{y_i - \sqrt{E_s} \cdot (2 \cdot x_{1i} - 1)\}^2}{2 \cdot \sigma^2} \right] \right\} \dots (9)$$

である。(9)式を(8)式に代入し、共通成分を相殺すると、

【0042】

【数10】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\left\{ \alpha_{\log 2} - \alpha_{\log 1} + \log_A \exp \left[ \sum_i \frac{\{y_i \cdot \sqrt{E_s} \cdot (2 \cdot x_{2i})\}}{\sigma^2} \right] - \log_A \exp \left[ \sum_i \frac{\{y_i \cdot \sqrt{E_s} \cdot (2 \cdot x_{1i})\}}{\sigma^2} \right] \right\}} \right] \dots (10)$$

となる。ここで、 $A = \exp [1/Q]$ と置き、重み付け後の受信データ  $Y_i$  を、

【0043】

【数11】

$$Y_i = y_i \cdot Q \cdot 2 \cdot \frac{\sqrt{E_s}}{\sigma^2} \dots (11)$$

とすると、

【0044】

【数12】

$$\alpha_{\log 3} = \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{1i} \right] + \log_A \left[ 1 + A^{\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (12)$$

となる。したがって、(12)式の補正項  $f_c(|\delta_1 - \delta_2|)$  に相当する項は

【0045】

【数13】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (13)$$

であり、補正項  $f_c(|\delta_1 - \delta_2|)$  を、フェージング等によって変動するノイズ分散  $\sigma^2$  や信号成分  $E_s$  を含まずに算出することができる。また、アルファメトリックとガンマメトリックの和に対するトレリス上の差分

【0046】

【数14】

$$\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right] \dots (14)$$

を用いて、補正項  $f_c(|\delta_1 - \delta_2|)$  用のヤコビアンテーブルを、簡単に、かつ小規模に構成することができる。なお、 $x = 1$  または  $0$  であるため、ターボデコーダ内で処理するガンマメトリック

【0047】

【数15】

$$\left[ \sum_i Y_i \cdot x_i \right]$$

は、トレリス上の  $x = 1$  に相当するパスのみに値が存在し、 $x = 0$  に相当するパスのガンマメトリックは“0”となる。また、この場合の重み付け係数は式(6)が用いられる。

【0048】

次に、ガンマメトリックが以下の場合を考える。

【0049】

【数16】

$$\gamma_{\log 1} = \log_A \left\{ \prod_i \frac{1}{\sqrt{2 \cdot \pi \cdot \sigma}} \exp \left[ - \frac{\{y_i - \sqrt{E_s} \cdot (x_{1i})\}^2}{2 \cdot \sigma^2} \right] \right\} \dots (15)$$

(15) 式を (8) 式に代入し、共通成分を相殺すると、

【0050】

【数17】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A \left\{ \alpha_{\log 2} - \alpha_{\log 1} + \log_A \exp \left[ \sum_i \frac{\{y_i \cdot \sqrt{E_s} \cdot (x_{2i})\}}{\sigma^2} \right] - \log_A \exp \left[ \sum_i \frac{\{y_i \cdot \sqrt{E_s} \cdot (x_{1i})\}}{\sigma^2} \right] \right\} \right] \dots (16)$$

となる。ここで、 $A = \exp[1/Q]$  とし、重み付け後の受信データ  $Y_i$  を以下のようにすると、

【0051】

【数18】

$$Y_i = y_i \cdot Q \cdot \frac{\sqrt{E_s}}{\sigma^2} \dots (17)$$

となる。したがって、

【0052】

【数19】

$$\alpha_{\log 3} = \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{1i} \right] + \log_A \left[ 1 + A^{\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (18)$$

となり、上記と同様にアルファメトリックとガンマメトリックの和に対するトレリス上の差分

【0053】

【数20】

$$\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right] \dots (19)$$

を用いて、補正項  $f_c(|\delta_1 - \delta_2|)$  用のヤコビアンテーブルを、簡単に、かつ小規模に構成できる。但し、ガンマメトリックを (16) 式のようにした場合、重み付け係数は、

【0054】

【数 2 1】

$$Q \cdot \frac{\sqrt{\text{スロット当たりの信号電力}}}{\text{スロット当たりの干渉電力}} \dots (20)$$

となる。また、 $x = -1$ 、または  $x = +1$  であるため、ターボデコーダ 110 内で処理するガンマメトリック

【0055】

【数 2 2】

$$\left[ \sum_i Y_i \cdot x_i \right]$$

は、トレリス上の  $x = -1$ 、 $+1$  に相当するパスでそれぞれ有意な値を持つことになる。なお、上記説明では、ガンマメトリックをガウス分布として計算しているが、レイリー分布等の場合にも適用可能である。

【0056】

なお、本実施形態では、SIR 測定に基づく閉ループ送信電力制御とレイク合成後の受信データを重み付けする処理をデジタル信号処理プロセッサによるファームウェアで行い、上記ヤコビアンテーブルを含むアルファメトリック、ベータメトリック、及び尤度演算をハードウェアにより実現している。

【0057】

したがって、ターボデコーダに入力する受信データに、干渉波電力や信号電力の重み付け後の情報を含むことで、ノイズ分散  $\sigma^2$  や信号成分  $E_s$  等のデータを用いることなくターボデコーダで BCJR アルゴリズムと等価な演算を実現できる。また、送信電力制御部 101 からターボデコーダ 110 へノイズ分散  $\sigma^2$  や信号成分  $E_s$  等のデータを送信する必要がないため、送信電力制御部 101 とターボデコーダ 110 を接続する信号線を低減することができる。

【0058】

次に、ターボ符号器及びターボデコーダの具体的な構成について図面を用いて説明する。なお、以下のターボデコーダで実行する、ヤコビアンテーブルを含むアルファメトリック及びベータメトリックの更新処理及び尤度計算は、基本的に

論理ゲートやメモリから成るハードウェアで実現される。

【 0 0 5 9 】

ターボ符号化を行うターボ符号器には、例えば、複数の遅延器と排他的論理和（E X - O R）を備えた再帰的畳み込み符号器等から成る複数のコンポーネント符号器が並列に接続された並列接続型と、複数のコンポーネント符号器が直列に接続された直列接続型とがある。

【 0 0 6 0 】

まずは、並列接続型のターボ符号器と、そのターボ符号を復号するターボデコーダについて説明する。

【 0 0 6 1 】

図 2 は並列接続型のターボ符号器の一構成例を示すブロック図であり、図 3 は図 2 に示したターボ符号器で符号化されたデータを復号するターボデコーダの一構成例を示すブロック図である。

【 0 0 6 2 】

図 2 に示すように、並列接続型のターボ符号器は、符号化対象である情報系列が入力される第 1 のコンポーネント符号器 2 0 1、及び第 2 のコンポーネント符号器 2 0 2 と、所定の規則にしたがって情報系列を並び替えるインターリーバ 2 0 3 と、第 1 のコンポーネント符号器 2 0 1 から出力される第 1 のパリティ系列、及び第 2 のコンポーネント符号器 2 0 2 から出力される第 2 のパリティ系列を交互に切換えるためのスイッチ 2 0 4 とを備え、第 1 のコンポーネント符号器 2 0 1 と第 2 のコンポーネント符号器 2 0 2 が並列に接続された構成である。第 2 のコンポーネント符号器 2 0 2 にはインターリーバ 2 0 3 を介して情報系列が供給される。

【 0 0 6 3 】

ターボ符号器では、通常、複数のコンポーネント符号器を備えているが、図 2 では 2 つの場合を例示している。インターリーバ 2 0 3 はターボ符号化で重要な役割を果たすが、本発明とは関係がないため、ここではその詳細な説明を省略する。

【 0 0 6 4 】

このような構成において、第1のコンポーネント符号器201からは情報系列と共に第1のパリティ系列が送出され、第2のコンポーネント符号器202からは第2のパリティ系列のみが送出される。第1のコンポーネント符号器201及び第2のコンポーネント符号器202によって生成されたパリティ系列は所定のパンクチャ処理によってデータを間引いて送出することも可能である。ここでは、情報系列に続いて第1のパリティ系列及び第2のパリティ系列がスイッチを介して交互に送出されるため、各系列の情報送信レートは1単位時間当たり $1/3$ になる。

## 【0065】

図3に示すように、ターボデコーダは、図2に示した第1のコンポーネント符号器201に対応した復号器である第1の軟入力軟出力復号器302と、図2に示した第2のコンポーネント符号器202に対応した復号器である第2の軟入力軟出力復号器310と、パリティ系列を第1のパリティ系列と第2のパリティ系列に分離する分離器303と、第1の軟入力軟出力復号器302の出力のビット配列を並び替える第1のインターリーバ307と、情報系列のビット配列を並び替える第2のインターリーバ308と、第1のインターリーバ307及び第2のインターリーバ308によって並び替えられたビット配列を元に戻す第1のデインターリーバ314と、後述する事前情報対数尤度比（対数尤度比：log likelihood ratio；希望としている受信シンボルの尤度と背反関係にある受信シンボルの尤度の比に対して対数形としたもの）と情報系列を加算する第1の加算器301と、第1の軟入力軟出力復号器302の出力と事前情報対数尤度比及び情報系列を加算する第2の加算器306と、第1の軟入力軟出力復号器302の出力と事前情報対数尤度比の遅延量を一致させるための第1の遅延器304と、第1の軟入力軟出力復号器302の出力と情報系列の遅延量を一致させるための第2の遅延器305と、第1のインターリーバ307の出力と第2のインターリーバ308の出力を加算する第3の加算器309と、第2の軟入力軟出力復号器310の出力と第1のインターリーバ307の出力及び第2のインターリーバ308の出力を加算する第3の加算器309と、第1のインターリーバ307の出力の遅延量を第2の軟入力軟出力復号器の出力に一致させる第3の遅延器311と、第2

のインターリーバ 3 0 8 の出力の遅延量を第 2 の軟入力軟出力復号器 3 1 0 の出力に一致させる第 4 の遅延器 3 1 2 と、第 2 の軟入力軟出力復号器の出力に基づいて硬判定処理を行う判定器 3 1 6 と、判定器 3 1 6 の出力のビット配列を元に戻して復号データを出力する第 2 のデインターリーバ 3 1 7 と、情報系列、第 1 のパリティ系列及び第 2 のパリティ系列をそれぞれ所定量だけ遅延させる第 5 の遅延器 3 1 5 とを有する構成である。

## 【 0 0 6 6 】

復号対象である情報系列、第 1 のパリティ系列及び第 2 のパリティ系列は、図 2 に示したターボ符号器から出力された送信データに加えて、伝送媒体を通過することで発生する誤りを含む軟判定受信データである。また、これらは図 1 に示した乗算器によって重み付け係数が乗算された情報系列でもある。

## 【 0 0 6 7 】

分離器 3 0 3 に入力されたパリティ系列は、図 2 に示した第 1 のパリティ系列と第 2 のパリティ系列に分離され、第 1 のパリティ系列は第 1 の軟入力軟出力復号器 3 0 2 に入力され、第 2 のパリティ系列は第 2 の軟入力軟出力復号器 3 1 0 に入力される。

## 【 0 0 6 8 】

図 3 に示すように、情報系列と事前情報対数尤度比（アプリアリ 1）とは、第 1 の加算器 3 0 1 によって加算され、第 1 の軟入力軟出力復号器 3 0 2 に入力される。ここで、事前情報対数尤度比（アプリアリ 1）の初期値は零に設定され、優位性をもたないようにしておく。また、第 1 の軟入力軟出力復号器 3 0 2 には分離器 3 0 3 によって分離された第 1 のパリティ系列も入力される。第 1 の軟入力軟出力復号器 3 0 2 の出力は情報系列の各ビットに対応した対数尤度比である。

## 【 0 0 6 9 】

第 1 の軟入力軟出力復号器 3 0 2 の出力である対数尤度比からは、第 1 の遅延器 3 0 4 により第 1 の軟入力軟出力復号器 3 0 2 の出力に同期させた事前情報対数尤度比（アプリアリ 1）と第 2 の遅延器 3 0 5 により第 1 の軟入力軟出力復号器 3 0 2 の出力に同期させた情報系列とが第 2 の加算器 3 0 6 により減算される。



。このようにすることで、第2の加算器306からは、対数尤度比から事前情報対数尤度比（アプリアリ1）及び情報系列成分がそれぞれ除去された第1の外部情報対数尤度比が出力される。

## 【0070】

第1の外部情報対数尤度比は第1のインタリーバ307によって攪拌され、第2のインタリーバ308によって攪拌された情報系列と共に第3の加算器309に入力される。

## 【0071】

第2の軟入力軟出力復号器310には第3の加算器309の出力と分離器303によって分離された第2のパリティ系列が入力される。ここで、第1のインタリーバ307の出力は第2の軟入力軟出力復号器310に入力する事前情報対数尤度比（アプリアリ2）となる。第2の軟入力軟出力復号器310の出力はインターリーブされた情報系列の各ビットに対応する対数尤度比である。

## 【0072】

第2の軟入力軟出力復号器310の出力である対数尤度比からは、第3の遅延器311により第2の軟入力軟出力復号器310の出力に同期させた事前情報対数尤度比（アプリアリ2）と、第4の遅延器312により第2の軟入力軟出力復号器310の出力に同期させたインターリーブ後の情報系列とが第4の加算器313により減算される。このようにすることで、第4の加算器313からは、対数尤度比から事前情報対数尤度比（アプリアリ2）及びインターリーブ後の情報系列成分がそれぞれ除去された第2の外部情報対数尤度比が出力される。

## 【0073】

第2の外部情報対数尤度比は、第1のデインタリーバ314により元のビット配列に戻され、第1の軟入力軟出力復号器302に事前情報対数尤度比（アプリアリ1）として帰還される。また、情報系列、第1のパリティ系列及び第2のパリティ系列も第5の遅延器315により遅延され、次の更新処理に同期してそれぞれ帰還される。

## 【0074】

以下、帰還された情報系列、パリティ系列を用いて同様の処理を繰り返すこと

で情報系列を復号する。第2の軟入力軟出力復号器310から出力される対数尤度比は、最後に判定器316によって硬判定が行われ、第2のデインターリーバ317によって元のビット配列に戻されて復号データとして出力される。

#### 【0075】

図4は図3に示したターボデコーダをリソースシェアリングによって1つの軟入力軟出力復号器で実現した一構成例を示すブロック図である。

#### 【0076】

図4に示したターボデコーダは、図2に示した第1のコンポーネント符号器201及び第2のコンポーネント符号器202にそれぞれ対応した復号器である軟入力軟出力復号器401と、パリティ系列を第1のパリティ系列と第2のパリティ系列に分離する分離器402と、軟入力軟出力復号器401に入力する情報系列のビット配列を並び替える第1のインターリーバ403と、情報系列またはインターリーブ後の情報系列のいずれか一方を軟入力軟出力復号器401に入力するための第1のスイッチ404と、分離器402から出力される第1のパリティ系列及び第2のパリティ系列のうち、いずれか一方を軟入力軟出力復号器401に入力するための第2のスイッチ405と、事前情報対数尤度比と情報系列を加算する第1の加算器406と、事前情報対数尤度比の遅延量を軟入力軟出力復号器401の出力に同期させるための第1の遅延器407と、情報系列の遅延量を軟入力軟出力復号器401の出力に同期させるための第2の遅延器408と、軟入力軟出力復号器401の出力と事前情報対数尤度比及び情報系列を加算する第2の加算器409と、第2の加算器409から出力される対数尤度比のビット配列を並び替える第2のインターリーバ410と、第2の加算器409から出力される対数尤度比のビット配列を元に戻す第1のデインターリーバ411と、軟入力軟出力復号器401の出力に基づいて硬判定処理を行う判定器412と、軟入力軟出力復号器401の出力を第2の加算器409または判定器412のいずれか一方に入力するための第3のスイッチ413と、第2のインターリーバ410の出力または第1のデインターリーバ411の出力のいずれか一方を軟入力軟出力復号器401の事前情報対数尤度比として帰還するための第4のスイッチ414と、判定器412の出力のビット配列を元に戻し、復号データを出力する第2の

デインターリーバ415とを有する構成である。

【0077】

このような構成において、図4に示したターボデコーダは、図3に示したターボデコーダと同様に軟入力軟出力復号器401の出力である外部情報対数尤度比、情報系列及びパリティ系列を、それぞれ軟入力軟出力復号器401の入力に帰還して繰り返し動作させる構成である。

【0078】

軟入力軟出力復号器401に入力される情報系列は、軟入力軟出力復号器401の動作が奇数回目（ODD）か偶数回目（EVEN）かによって第1のインターリーバ403への通過／非通過が第1のスイッチ404によって切り替えられる。同様に、パリティ系列も第2のスイッチ405によって第1のパリティ系列または第2のパリティ系列に切り替えられて軟入力軟出力復号器401に入力される。具体的には、軟入力軟出力復号器401の動作が奇数回目のときには、軟入力軟出力復号器401にインターリーブされない情報系列と第1のパリティ系列が入力され、軟入力軟出力復号器401の動作が偶数回目のときには、軟入力軟出力復号器401にインターリーバ403を通過した情報系列と第2のパリティ系列が入力される。

【0079】

軟入力軟出力復号器401の出力である対数尤度比からは、第1の遅延器407で軟入力軟出力復号器401の出力に同期させた事前情報対数尤度比（アプリアリ）と、第2の遅延器408で軟入力軟出力復号器401の出力に同期させた情報系列とが第2の加算器409により減算される。このことにより、第2の加算器409からは、対数尤度比から事前情報対数尤度比（アプリアリ）及び情報系列成分がそれぞれ除去された第1の外部情報対数尤度比が出力される。

【0080】

外部情報対数尤度比は、軟入力軟出力復号器401の次の動作が奇数回目か偶数回目かによって第2のインターリーバまたは第1のデインターリーバに入力され、その出力が第4のスイッチを介して事前情報対数尤度比として帰還される。具体的には、軟入力軟出力復号器401の次の動作が奇数回目のときには、

第 1 のデインターリーバ 4 1 1 の出力が事前情報対数尤度比として帰還され、軟入力軟出力復号器 4 0 1 の次の動作が偶数回目のときには、第 2 のインターリーバ 4 1 0 の出力が事前情報対数尤度比として帰還される。第 1 のスイッチ 4 0 4 ~ 第 4 のスイッチ 4 1 4 の動作は、それぞれ不図示のシーケンサから送信される切り替え用制御信号にしたがって制御される。

## 【 0 0 8 1 】

以下、帰還された情報系列、パリティ系列を用いて同様の処理を繰り返すことで情報系列を復号する。軟入力軟出力復号器 4 0 1 から出力される対数尤度比は、最後に判定器 4 1 2 によって硬判定され、第 2 のデインターリーバ 4 1 5 により元のビット配列に戻されて復号データとして出力される。

## 【 0 0 8 2 】

次に、図 3 及び図 4 に示したターボデコーダが有する軟入力軟出力復号器について図面を用いて説明する。図 5 は図 3 及び図 4 に示した軟入力軟出力復号器の一構成例を示すブロック図である。

## 【 0 0 8 3 】

図 5 において、軟入力軟出力復号器は、ガンマメトリックを生成するガンマメトリック生成回路 5 0 1 と、アルファメトリックを生成するアルファメトリック生成回路 5 0 2 と、ベータメトリックを生成するベータメトリック生成回路 5 0 3 と、アルファメトリック生成回路 5 0 2、及びベータメトリック生成回路 5 0 3 の演算結果から対数尤度比を算出する対数尤度演算回路 5 0 4 とを有する構成である。

## 【 0 0 8 4 】

軟入力軟出力復号器に入力される受信データは、レイク合成後の受信データに重み付け係数が乗算された情報系列であり、図 3 及び図 4 に示した情報系列、第 1 のパリティ系列及び第 2 のパリティ系列に相当する。

## 【 0 0 8 5 】

なお、図 3 及び図 4 に示したターボデコーダでは、第 1 のパリティ系列及び第 2 のパリティ系列に対応して軟入力軟出力復号器を分けて使用していたが、図 5 に示した構成では、ガンマメトリック生成回路 5 0 1 の内部に第 1 のパリティ系

列と第2のパリティ系列を記憶するための不図示の記憶装置を備え、その切り替えをガンメトリック生成回路501の内部で行っている。また、図3及び図4に示したターボデコーダでは、事前情報対数尤度比と情報系列の加算を軟入力軟出力復号器の外で行っていたが、図5に示した構成では、それらの演算をガンメトリック生成回路501の内部で行っている。さらに、図3及び図4に示したターボデコーダでは、軟入力軟出力復号器の出力である対数尤度比から事前情報尤度比と情報系列とを減算し、外部情報尤度比を出力する処理を軟入力軟出力復号器の外部で行っていたが、図5に示した構成では、それらの演算をガンメトリック生成回路501の内部で行っている。したがって、アルファメトリック生成回路502及びベータメトリック生成回路503には、事前情報対数尤度比が演算処理されたガンメトリックが入力される。このようなガンメトリック生成回路501の構成は、例えば、特願平11-192467号で開示しているため、ここでは詳細な説明を省略する。

## 【0086】

次に、アルファメトリック生成回路502について図6を用いて説明する。

## 【0087】

図6は図5に示したアルファメトリック生成回路の一構成例を示すブロック図である。

## 【0088】

図6において、アルファメトリック生成回路502は、ガンメトリック生成回路501から出力されたガンメトリック $\Gamma(0, 0)$ 、 $\Gamma(1, 1)$ 、 $\Gamma(1, 0)$ 、 $\Gamma(0, 1)$ に基づいて加算、減算、大小比較等の所定の演算を行うACS(Add-Compare Select)回路601と、ACS回路601によって生成されたアルファメトリックを記憶するアルファメトリック用メモリ602と、アルファメトリックの記憶アドレスを制御するためのアドレスカウンタであるアップダウンカウンタ603とを有する構成である。

## 【0089】

図6に示したACS回路601は、4つのステート(S00, S01, S10, S11)を有するメトリックに対して完全パラレル演算を行う場合の構成例を

示しているが、例えば、8つのステートを有するアルファメトリックの演算を行う場合にも容易に拡張可能である。

## 【0090】

なお、図6に示した信号点AとA'、BとB'、CとC'、DとD'は互いに接続され、アルファメトリックの演算結果はステートレジスタ(S00, S01, S10, S11)に帰還されてその内容が更新される。また、ACS回路601のステートレジスタ(S00, S01, S10, S11)から各加算器へは、それぞれ所定のトレリス線図にしたがって配線される。

## 【0091】

ACS回路601は、ステートレジスタから加算器への接続が異なることを除けば4つの同一回路から構成される。以下では、図6の最も左側に示す回路(単位ブロック604)を例にしてその動作を説明する。

## 【0092】

図6において、単位ブロック604の加算器ADD11にはステートレジスタ(S00)の出力、及びガンマメトリック $\Gamma(0, 0)$ がそれぞれ入力される。また、加算器ADD12にはステートレジスタ(S10)の出力、及びガンマメトリック $\Gamma(1, 1)$ がそれぞれ入力される。

## 【0093】

加算器ADD11及び加算器ADD12の出力は、それぞれ比較用加算器(減算器)ADD13に入力されてその大小が比較される。また、加算器ADD11及び加算器ADD12の出力はそれぞれセクタSEL11に入力される。セクタSEL11は、比較用加算器ADD13の比較結果にしたがって加算器ADD11の出力または加算器ADD12の出力のいずれか一方を選択して出力する。また、比較用加算器ADD13からは、加算器ADD11の出力と加算器ADD12の出力の差の絶対値が出力され、その値がヤコビアンテーブルT11へ入力される。ヤコビアンテーブルT11は、

## 【0094】

## 【数 23】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (21)$$

の関係になるようにワイヤードロジックで構成される。

## 【0095】

図7にワイヤードロジックで構成したヤコビアンテーブルの構成例を示す。また、その時の入出力関係を図8に示す。

## 【0096】

図7に示したワイヤードロジック回路は、4ビットからなる入力データをデコードし、3ビットからなる所定のデータ（補正データ）を出力する構成である。なお、図7では入力データ及びインバータ出力から論理ゲートへの接続を省略しているが、これらは入出力関係に応じて予め適宜接続される。

## 【0097】

図8に示すように、例えば、入力（a - b）が“7”のときは補正データとして“3”が出力され、入力（a - b）が“12”のときは補正データとして“1”が出力される。

## 【0098】

セレクトア SEL 11 の出力、及びヤコビアンテーブル T 11 から出力される補正值は加算器 ADD 14 で加算される。加算器 ADD 14 の演算は、上述した

## 【0099】

## 【数 24】

$$\alpha_{\log 3} = \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{1i} \right] + \log_A \left[ 1 + A^{\alpha_{\log 2} - \alpha_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (22)$$

の演算に相当する。

## 【0100】

加算器 ADD 14 の演算結果は、アルファメトリック用メモリ 602 に蓄積さ

れると共にステートレジスタ (S00) に帰還される。

#### 【0101】

アップダウンカウンタ603は、処理対象であるフレームの情報ビット長に相当するカウント幅を有し、各情報ビット毎にインクリメントされる。また、処理対象であるフレームの最終ビットが最終アドレスとなる。アルファメトリック用メモリ602に蓄積された情報は所定のタイミングで対数尤度演算回路504に送信される。

#### 【0102】

次に、図5に示したベータメトリック生成回路503について図9を用いて説明する。図9は図5に示したベータメトリック生成回路の一構成例を示すブロック図である。

#### 【0103】

図9に示すように、ベータメトリック生成回路503は、アルファメトリック、及びガンマメトリック $\Gamma(0, 0)$ 、 $\Gamma(1, 1)$ 、 $\Gamma(1, 0)$ 、 $\Gamma(0, 1)$ を用いて演算を行うACS回路901を備えた構成である。

#### 【0104】

図6に示したアルファメトリック生成回路502では、各ステートのメトリックをアルファメトリック用メモリ602に蓄積するのに対し、ベータメトリックでは、対象となる単一時刻のメトリックのみを更新用としてステートレジスタ(S00, S01, S10, S11)に蓄積している。これは、アルファメトリックの更新方向とベータメトリックの更新方向が相反するためであり、対象となる時刻の情報ビットに対する尤度を求める場合、その時刻に相当するアルファメトリックとベータメトリックを必要とし、そのためには必ず二つの内の一つに蓄積用のメモリが必要となる。なお、図6に示したアルファメトリック生成回路502及び図7に示したベータメトリック生成回路503では、アルファメトリックの演算結果を蓄積してベータメトリックの更新に同期して尤度演算を行う場合の構成を示しているが、ベータメトリックの演算結果を蓄積して、アルファメトリックの更新に同期して尤度演算を行う構成であってもよい。

#### 【0105】



また、図9に示したベータメトリック生成回路503は、図6に示したアルファメトリック生成回路502と同様に、4つのステート（S00, S01, S10, S11）を有するメトリックに対して完全パラレル演算を行う場合の構成例を示しているが、例えば、8つのステートを有するベータメトリックの演算を行う場合にも容易に拡張可能である。

## 【0106】

図9に示した信号点AとA'、BとB'、CとC'、DとD'は互いに接続され、演算結果はステートレジスタ（S00, S01, S10, S11）に帰還されてその内容が更新される。ACS回路901のステートレジスタ（S00, S01, S10, S11）から各加算器へは、それぞれ所定のトレリス線図にしたがって配線される。ACS回路901は、ステートレジスタからの接続が異なることを除けば4つの同一回路から構成される。以下では図9の最も左側に示す回路（単位ブロック902）を例にしてその動作を説明する。

## 【0107】

図9において、単位ブロック902の加算器ADD21には、ステートレジスタ（S00）の出力、及びガンマメトリック $\Gamma(0, 0)$ がそれぞれ入力される。また、加算器ADD22にはステートレジスタ（S01）の出力、及びガンマメトリック $\Gamma(1, 1)$ がそれぞれ入力される。

## 【0108】

加算器ADD21及び加算器ADD22の出力は、それぞれ比較用加算器（減算器）ADD23に入力されてその大小が比較される。また、加算器ADD21及び加算器ADD22の出力はそれぞれセクタSEL21に入力される。セクタSEL21は、比較用加算器ADD23の比較結果にしたがって加算器ADD21の出力または加算器ADD22の出力のいずれか一方を選択して出力する。また、比較用加算器ADD23からは、加算器ADD21の出力と加算器ADD22の出力の差の絶対値が出力され、その値がヤコビアンテーブルT21へ入力される。ヤコビアンテーブルT21は、

## 【0109】

【数 2 5】

$$f_c(\delta_1 - \delta_2) = \log_A \left[ 1 + A^{\beta_{\log 2} - \beta_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (23)$$

の関係になるようにワイヤードロジックで構成される。

【0 1 1 0】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路 5 0 2 と同様に、図 7 に示したワイヤードロジックで構成され、図 8 に示したような入出力関係になる。

【0 1 1 1】

セレクタ SEL 2 1 の出力、及びヤコビアンテーブル T 2 1 から出力される補正值は加算器 ADD 2 4 で加算される。加算器 ADD 2 4 の演算は、上述した

【0 1 1 2】

【数 2 6】

$$\beta_{\log 3} = \beta_{\log 1} + \left[ \sum_i Y_i \cdot x_{1i} \right] + \log_A \left[ 1 + A^{\beta_{\log 2} - \beta_{\log 1} + \left[ \sum_i Y_i \cdot x_{2i} \right] - \left[ \sum_i Y_i \cdot x_{1i} \right]} \right] \dots (24)$$

の演算に相当する。

【0 1 1 3】

加算器 ADD 2 4 の演算結果はステートレジスタ (S 0 0) に帰還される。また、図 5 に示した対数尤度演算回路には、加算器 ADD 2 1 の出力、及び加算器 ADD 2 2 の出力がそれぞれ送信される。

【0 1 1 4】

次に、図 5 に示した対数尤度演算回路について図 1 0 を用いて説明する。

【0 1 1 5】

図 1 0 は図 5 に示した対数尤度演算回路の一構成例を示すブロック図である。

【0 1 1 6】

図 1 0 に示すように、対数尤度演算回路は、アルファメトリック生成回路の演

算結果、及びベータメトリック生成回路の演算結果から対数尤度を演算する尤度演算回路 1 0 0 1 を備えた構成である。

## 【 0 1 1 7 】

尤度演算回路 1 0 0 1 には、ベータメトリック生成回路 5 0 3 から出力されるガンマメトリックとベータメトリックの加算結果と、その演算結果に対応するアルファメトリックがアルファメトリック用メモリ 6 0 2 から読み出されて入力される。通常、アルファメトリックは受信したフレームの情報ビット並びの順に更新され、ベータメトリックは最終ビットから更新される。したがって、ベータメトリック生成回路の演算処理に合わせて尤度計算を実施する場合、アルファメトリック用メモリからは最終アドレスから順次データが読み出される。

## 【 0 1 1 8 】

なお、本発明では、スライディングウィンドウタイプの構成でもアルファメトリックをその都度入れ替えれば適用可能であるが、ここでは説明を容易にするためワンショットタイプの構成を用いるものとする。図 1 0 に示した尤度演算回路 8 0 2 の処理は一方向に実行されるため、パイプライン化が可能であり、例えば、フィリップフロップ (F/F) が適宜挿入される。そのため、1 クロック当たり 1 情報ビットの処理が実行される。

## 【 0 1 1 9 】

アルファメトリック用メモリ 6 0 2 から読み出されたアルファメトリック ( $\alpha 0 0$ ,  $\alpha 0 1$ ,  $\alpha 1 0$ ,  $\alpha 1 1$ ) と、ベータメトリック生成回路から出力されたガンマメトリックとベータメトリックの加算結果 ( $\beta 0 0 + \Gamma(0, 0)$ ,  $\beta 0 0 + \Gamma(1, 1)$ ,  $\beta 0 1 + \Gamma(1, 1)$ ,  $\beta 0 1 + \Gamma(0, 0)$ ,  $\beta 1 0 + \Gamma(1, 0)$ ,  $\beta 1 0 + \Gamma(0, 1)$ ,  $\beta 1 1 + \Gamma(0, 1)$ ,  $\beta 1 1 + \Gamma(1, 0)$ ) は、それぞれトレリス線図にしたがって尤度演算回路 8 0 2 で処理される。

## 【 0 1 2 0 】

図 1 0 において、まず、情報ビットが “0” に対応するトレリスについて検討する。

## 【 0 1 2 1 】

情報ビットが“0”に対応するトレリスには、 $\alpha 00$ と $\beta 00 + \Gamma(0, 0)$ の和である加算器ADD31の出力と、 $\alpha 10$ と $\beta 01 + \Gamma(0, 0)$ の和である加算器ADD32の出力とがある。

【0122】

加算器ADD31及び加算器ADD32の出力は、それぞれ比較用加算器（減算器）ADD33に入力されてその大小が比較される。また、加算器ADD31及び加算器ADD32の出力はそれぞれセクタSEL31に入力される。セクタSEL31は、比較用加算器ADD33の比較結果にしたがって加算器ADD31の出力または加算器ADD32の出力のいずれか一方を選択して出力する。また、比較用加算器ADD33からは、加算器ADD31の出力と加算器ADD32の出力の差の絶対値が出力され、その値がヤコビアンテーブルT31へ入力される。ヤコビアンテーブルT31は、

【0123】

【数27】

$$\log_{.1}[\alpha_1 \cdot \beta_1 \cdot \gamma_1 + \alpha_2 \cdot \beta_2 \cdot \gamma_2] = \log_{.1} \left[ (\alpha_1 \cdot \beta_1 \cdot \gamma_1) \cdot \left( 1 + \frac{\alpha_2 \cdot \beta_2 \cdot \gamma_2}{\alpha_1 \cdot \beta_1 \cdot \gamma_1} \right) \right] \quad (25)$$

$$\therefore L_{\log 1} = \alpha_{\log 1} + \beta_{\log 1} + \gamma_{\log 1} + \log_{.1} \left[ 1 + A \{ \alpha_{\log 2} + \beta_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \beta_{\log 1} - \gamma_{\log 1} \} \right]$$

であり、補正項  $f_c(|\delta_1 - \delta_2|)$  は、

【0124】

【数28】

$$f_c(|\delta_1 - \delta_2|) = \log_{.1} \left[ 1 + A \{ \alpha_{\log 2} + \beta_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \beta_{\log 1} - \gamma_{\log 1} \} \right] \quad \dots (26)$$

の関係になるようにワイヤードロジックで構成される。

【0125】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路502と同様に、図7に示したワイヤードロジックで構成され、図8に示したような入出力関係になる。

## 【0126】

セクタSEL31の出力、及びヤコビアンテーブルT31から出力される補正値は加算器ADD34で加算される。加算器ADD34の演算は、上記 $L^{\log 1}$ の演算に相当する。

## 【0127】

同様に、情報ビットが“0”に対応するトレリスは、 $\alpha 01$ と $\beta 11 + \Gamma(0, 1)$ の和である加算器ADD35の出力と、 $\alpha 11$ と $\beta 10 + \Gamma(0, 1)$ の和である加算器ADD36の出力とがある。

## 【0128】

加算器ADD35及び加算器ADD36の出力は、それぞれ比較用加算器（減算器）ADD37に入力されてその大小が比較される。また、加算器ADD35及び加算器ADD36の出力はそれぞれセクタSEL32に入力される。セクタSEL32は、比較用加算器ADD37の比較結果にしたがって加算器ADD35の出力または加算器ADD36の出力のいずれか一方を選択して出力する。また、比較用加算器ADD37からは、加算器ADD35の出力と加算器ADD36の出力の差の絶対値が出力され、その値がヤコビアンテーブルT32へ入力される。ヤコビアンテーブルT32は、

## 【0129】

## 【数29】

$$\log_A [\alpha_3 \cdot \beta_3 \cdot \gamma_3 + \alpha_4 \cdot \beta_4 \cdot \gamma_4] = \log_A \left[ (\alpha_3 \cdot \beta_3 \cdot \gamma_3) \cdot \left( 1 + \frac{\alpha_4 \cdot \beta_4 \cdot \gamma_4}{\alpha_3 \cdot \beta_3 \cdot \gamma_3} \right) \right] \dots (27)$$

$$\therefore L_{\log 2} = \alpha_{\log 3} + \beta_{\log 3} + \gamma_{\log 3} + \log_A \left[ 1 + A^{\{\alpha_{\log 4} + \beta_{\log 4} + \gamma_{\log 4} - \alpha_{\log 3} - \beta_{\log 3} - \gamma_{\log 3}\}} \right]$$

であり、補正項 $f_c(|\delta_3 - \delta_4|)$ は、

## 【0130】

## 【数30】

$$f_c(|\delta_3 - \delta_4|) = \log_A \left[ 1 + A^{\{\alpha_{\log 4} + \beta_{\log 4} + \gamma_{\log 4} - \alpha_{\log 3} - \beta_{\log 3} - \gamma_{\log 3}\}} \right] \dots (28)$$

の関係になるようにワイヤードロジックで構成される。

【0131】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路502と同様に、図7に示したワイヤードロジックで構成され、図8に示したような入出力関係になる。

【0132】

セクタSEL32の出力、及びヤコビアンテーブルT32から出力される補正值は加算器ADD38で加算される。加算器ADD38の演算は、上記 $L_{\log 2}$ の演算に相当する。

【0133】

さらに、上記情報ビットが“0”に対応するトレリスを統合すると、加算器ADD34の出力と加算器ADD38の出力が、比較用加算器（減算器）ADD39に入力されて大小比較が行われる。また、加算器ADD34及び加算器ADD38の出力はそれぞれセクタSEL33に入力される。セクタSEL33は、比較用加算器ADD39の比較結果にしたがって加算器ADD34の出力または加算器ADD38の出力のいずれか一方を選択して出力する。また、比較用加算器ADD39からは、加算器ADD34の出力と加算器ADD38の出力の差の絶対値が出力され、その値がヤコビアンテーブルT33へ入力される。ヤコビアンテーブルT33は、

【0134】

【数31】

$$\log_A [L_1 + L_2] = \log_A \left[ (L_1) \cdot \left( 1 + \frac{L_2}{L_1} \right) \right] \cdots (29)$$

$$\therefore L_{\log P} = L_{\log 1} + \log_A \left[ 1 + A^{\{I_{\log 2} - L_{\log 1}\}} \right]$$

であり、補正項  $f_c(|\delta_1 - \delta_2|)$  は、

【0135】

## 【数 3 2】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\{L_{\log 2} - L_{\log 1}\}} \right] \dots (30)$$

の関係になるようにワイヤードロジックで構成される。

## 【0 1 3 6】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路 5 0 2 と同様に、図 7 に示したワイヤードロジックで構成され、図 8 に示したような入出力関係になる。

## 【0 1 3 7】

セクタ SEL 3 3 の出力、及びヤコビアンテーブル T 3 3 から出力される補正值は加算器 ADD 4 0 で加算される。加算器 ADD 4 0 の演算は、上記  $L_{\log P}$  の演算に相当する。

## 【0 1 3 8】

なお、上記式では、セクタ SEL 3 3 によって選択される項が  $\delta_1 \geq \delta_2$  の場合を想定している。すなわち、(30) 式は  $L_{\log 1} \geq L_{\log 2}$  の場合に相当する。したがって、選択条件が逆になった場合は A の指数項の入れ替えが必要である。

## 【0 1 3 9】

次に、情報ビットが“1”に対応するトレリスについて検討する。

## 【0 1 4 0】

情報ビットが“1”に対応するトレリスには、 $\alpha 1 0$  と  $\beta 0 1 + \Gamma(1, 1)$  の和である加算器 ADD 4 1 の出力と、 $\alpha 0 0$  と  $\beta 0 1 + \Gamma(1, 1)$  の和である加算器 ADD 4 2 の出力がある。

## 【0 1 4 1】

加算器 ADD 4 1 及び加算器 ADD 4 2 の出力は、それぞれ比較用加算器（減算器）ADD 4 3 に入力されてその大小が比較される。また、加算器 ADD 4 1 及び加算器 ADD 4 2 の出力はそれぞれセクタ SEL 4 1 に入力される。セクタ SEL 4 1 は、比較用加算器 ADD 4 3 の比較結果にしたがって加算器 ADD 4 1 の出力または加算器 ADD 4 2 の出力のいずれか一方を選択して出力する

。また、比較用加算器ADD43からは、加算器ADD41の出力と加算器ADD42の出力の差の絶対値が出力され、その値がヤコビアンテーブルT41へ入力される。ヤコビアンテーブルT41は、

【0142】

【数33】

$$\log_A[\alpha_1 \cdot \beta_1 \cdot \gamma_1 + \alpha_2 \cdot \beta_2 \cdot \gamma_2] = \log_A \left[ (\alpha_1 \cdot \beta_1 \cdot \gamma_1) \cdot \left( 1 + \frac{\alpha_2 \cdot \beta_2 \cdot \gamma_2}{\alpha_1 \cdot \beta_1 \cdot \gamma_1} \right) \right] \dots (31)$$

$$\therefore L_{\log 1} = \alpha_{\log 1} + \beta_{\log 1} + \gamma_{\log 1} + \log_A \left[ 1 + A^{\{\alpha_{\log 2} + \beta_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \beta_{\log 1} - \gamma_{\log 1}\}} \right]$$

であり、補正項  $f_c(|\delta_1 - \delta_2|)$  は、

【0143】

【数34】

$$f_c(|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\{\alpha_{\log 2} + \beta_{\log 2} + \gamma_{\log 2} - \alpha_{\log 1} - \beta_{\log 1} - \gamma_{\log 1}\}} \right] \dots (32)$$

の関係になるようにワイヤードロジックで構成される。

【0144】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路502と同様に、図7に示したワイヤードロジックで構成され、図8に示したような入出力関係になる。

【0145】

セレクタSEL41の出力、及びテーブルT41から出力される補正值は加算器ADD44で加算される。加算器ADD44の演算は、上記  $L_{\log 1}$  の演算に相当する。

【0146】

同様に、情報ビットが“1”に対応するトレリスは、 $\alpha 0 1$ と $\beta 1 0 + \Gamma(1, 0)$ の和である加算器ADD45の出力と $\alpha 1 1$ と $\beta 1 1 + \Gamma(1, 0)$ の和である加算器ADD46の出力がある。

【0147】

加算器ADD45及び加算器ADD46の出力は、それぞれ比較用加算器（減



算器) ADD 4 7 に入力されてその大小が比較される。また、加算器 ADD 4 5 及び加算器 ADD 4 6 の出力はそれぞれセクタ SEL 4 2 に入力される。セクタ SEL 3 2 は、比較用加算器 ADD 4 7 の比較結果にしたがって加算器 ADD 4 5 の出力または加算器 ADD 4 6 の出力のいずれか一方を選択して出力する。また、比較用加算器 ADD 4 7 からは、加算器 ADD 4 5 の出力と加算器 ADD 4 6 の出力の差の絶対値が出力され、その値がヤコビアンテーブル T 4 2 へ入力される。ヤコビアンテーブル T 4 2 は、

【0148】

【数 3 5】

$$\log_A [\alpha_3 \cdot \beta_3 \cdot \gamma_3 + \alpha_4 \cdot \beta_4 \cdot \gamma_4] = \log_A \left[ (\alpha_3 \cdot \beta_3 \cdot \gamma_3) \cdot \left( 1 + \frac{\alpha_4 \cdot \beta_4 \cdot \gamma_4}{\alpha_3 \cdot \beta_3 \cdot \gamma_3} \right) \right] \cdots (33)$$

$$\therefore L_{\log 2} = \alpha_{\log 3} + \beta_{\log 3} + \gamma_{\log 3} + \log_A \left[ 1 + A^{\{\alpha_{\log 4} + \beta_{\log 4} + \gamma_{\log 4} - \alpha_{\log 3} - \beta_{\log 3} - \gamma_{\log 3}\}} \right]$$

であり、補正項  $f_c(|\delta_3 - \delta_4|)$  は、

【0149】

【数 3 6】

$$f_c(|\delta_3 - \delta_4|) = \log_A \left[ 1 + A^{\{\alpha_{\log 4} + \beta_{\log 4} + \gamma_{\log 4} - \alpha_{\log 3} - \beta_{\log 3} - \gamma_{\log 3}\}} \right] \cdots (34)$$

の関係になるようにワイヤードロジックで構成される。

【0150】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路 502 と同様に、図 7 に示したワイヤードロジックで構成され、図 8 に示したような入出力関係になる。

【0151】

セクタ SEL 4 2 の出力、及びヤコビアンテーブル T 4 2 から出力される補正值は加算器 ADD 4 8 で加算される。加算器 ADD 4 8 の演算は、上記  $L_{\log 2}$  の演算に相当する。

【0152】

さらに、上記情報ビットが“1”に対応するトレリスを統合すると、加算器 A

DD 4 4 の出力と加算器 ADD 4 8 の出力は、比較用加算器（減算器）ADD 4 9 に入力されて大小比較が行われる。また、加算器 ADD 4 4 及び加算器 ADD 4 8 の出力はそれぞれセクタ SEL 4 3 に入力される。セクタ SEL 4 3 は、比較用加算器 ADD 4 9 の比較結果にしたがって加算器 ADD 4 4 の出力または加算器 ADD 4 8 の出力のいずれか一方を選択して出力する。また、比較用加算器 ADD 4 9 からは、加算器 ADD 4 4 の出力と加算器 ADD 4 8 の出力の差の絶対値が出力され、その値がヤコビアンテーブル T 4 3 へ入力される。ヤコビアンテーブル T 4 3 は、

【 0 1 5 3 】

【数 3 7】

$$\log_A [L_1 + L_2] = \log_A \left[ (L_1) \cdot \left( 1 + \frac{L_2}{L_1} \right) \right] \dots (35)$$

$$\therefore L_{\log M} = L_{\log 1} + \log_A \left[ 1 + A^{\{L_{\log 2} - L_{\log 1}\}} \right]$$

であり、補正項  $f_c (|\delta_1 - \delta_2|)$  は、

【 0 1 5 4 】

【数 3 8】

$$f_c (|\delta_1 - \delta_2|) = \log_A \left[ 1 + A^{\{L_{\log 2} - L_{\log 1}\}} \right] \dots (36)$$

の関係になるようにワイヤードロジックで構成される。

【 0 1 5 5 】

なお、ヤコビアンテーブルの構成は、アルファメトリック生成回路 5 0 2 と同様に、図 7 に示したワイヤードロジックで構成され、図 8 に示したような入出力関係になる。

【 0 1 5 6 】

セクタ SEL 4 3 の出力、及びヤコビアンテーブル T 4 3 から出力される補正值は加算器 ADD 5 0 で加算される。加算器 ADD 5 0 の演算は、上記  $L_{\log M}$  の演算に相当する。

【 0 1 5 7 】

なお、上記式では、セクタSEL33によって選択される項が $\delta_1 \geq \delta_2$ の場合を想定している。すなわち、(30)式では $L_{\log 1} \geq L_{\log 2}$ の場合に相当する。したがって選択条件が逆になった場合はAの指数項の入れ替えが必要である。

## 【0158】

減算器ADD51は、加算器ADD40の出力である情報ビット“0”に対応する演算結果 $L_{\log P}$ から加算器ADD50の出力である情報ビット“1”に対応する演算結果 $L_{\log M}$ を減算し、軟入力軟出力復号器の出力である対数尤度比LLRを算出する。

## 【0159】

すなわち、対数尤度比LLRは、

$$LLR = L_{\log P} - L_{\log M} \cdots (37)$$

となる。なお、対数尤度比LLRは、図5に示したガンマメトリック生成回路502にも帰還される。上述したように、図5に示した軟入力軟出力復号器では、ガンマメトリック生成回路502の内部で、対数尤度比LLRから事前情報尤度比と情報系列が減算されて外部情報尤度比が算出され、次回の事前情報尤度比として使用される。

## 【0160】

したがって、アルファメトリック生成回路、ベータメトリック生成回路、及び対数尤度演算回路に、それぞれに図7に示すようなヤコビアンテーブルを構成する論理回路を有することで、BCJRアルゴリズムと等価な演算を対数領域で行うことができる。

## 【0161】

なお、特性劣化に問題なければ、回路規模を削減するために、アルファメトリック生成回路502、ベータメトリック生成回路503、または対数尤度演算回路504のいずれかを、ヤコビアンテーブルを省略して（補正を行わない）構成することも可能である。

## 【0162】

次に、直列接続型のターボ符号器と、そのターボ符号を復号するターボデコーダについて説明する。

## 【0163】

図11は直列接続型のターボ符号器の一構成例を示すブロック図であり、図12は図11に示したターボ符号器で符号化されたデータを復号するターボデコーダの一構成例を示すブロック図である。

## 【0164】

図11において、直列接続型のターボ符号器は、符号化対象である情報系列が入力されるコンポーネント符号器等から成る外符号器1101と、外符号器1101から出力される情報系列及びパリティ系列のパンクチャ処理を行うパンクチャリング回路1102と、情報系列及びパリティ系列のビット配列をそれぞれ所定の規則で並べ替えるインターリーバ1103と、インターリーバ1103から出力される情報系列が入力されるコンポーネント符号器等から成る内符号器1104とを有する構成である。

## 【0165】

図11に示した内符号器1104と外符号器1101は同じ構造であり、内符号器1104にはパンクチャリング回路1102及びインターリーバ1103を介して外符号器1101から出力される情報系列とパリティ系列がそれぞれ入力される。

## 【0166】

なお、直列接続型のターボ符号器も、並列接続型のターボ符号器と同様に、通常、複数のコンポーネント符号器が用いられるが、図11では2つの場合を例示している。パンクチャリング回路1102及びインターリーバ1103は、ターボ符号化を行う際に重要な役割を果たすが、本発明と直接関係がないため、ここでは説明を省略する。なお、ここでは、パンクチャリング回路1104で外符号器1101から出力されたパリティ系列のビットを交互に間引くため（11-10-11-10-：情報系列のビットとパリティ系列の有意性を示し、“1”はそのまま出力し、“0”は間引くデータを示す。すなわち、2番目と4番目のパリティビットが間引かれる）、外符号器による情報送信レートは1単位時間当たり2/3となるが、内符号器による情報送信レートが1/2であるため、結局情報送信レートは1単位時間当たり1/3になる。

## 【 0 1 6 7 】

図 1 2 において、直列接続型のターボ符号器に対応するターボデコーダは、図 1 1 に示した内符号器 1 1 0 4 に対応した復号器である第 1 の軟入力軟出力復号器 1 2 0 1 と、図 1 1 に示した外符号器 1 1 0 1 に対応した復号器である第 2 の軟入力軟出力復号器 1 2 0 6 と、第 1 の軟入力軟出力復号器 1 2 0 1 から出力される情報系列のビット配列を元に戻す第 1 のデインターリーバ 1 2 0 2 と、受信データである内符号情報系列のビット配列をそれぞれ元に戻す第 2 のデインターリーバ 1 2 0 4 と、パンクチャ処理されたビットを零補間し、外符号器 1 1 0 1 に対応した復号器（第 2 の軟入力軟出力復号器 1 2 0 6）用のアプリアリである外符号情報系列アプリアリ及び外符号パリティ系列アプリアリを出力する第 1 のパンクチャ補間器 1 2 0 3 と、パンクチャ処理されたビットを零補間し、外符号器 1 1 0 1 に対応した復号器（第 2 の軟入力軟出力復号器 1 2 0 6）用の外符号情報系列と外符号パリティ系列に分割する第 2 のパンクチャ補間器 1 2 0 5 とを有する構成である。

## 【 0 1 6 8 】

図 1 2 に示した内符号情報系列及び内符号パリティ系列は、図 1 1 に示したターボ符号器から出力された送信データに加えて、伝送媒体を通ることで発生する誤りを含む軟判定受信データである。また、これらは図 1 に示した乗算器によって重み付け係数が乗算されたデータ系列でもある。

## 【 0 1 6 9 】

第 1 の軟入力軟出力復号器 1 2 0 1 には、内符号情報系列、内符号パリティ系列、及び内符号情報系列アプリアリが入力される。ここで、内符号情報系列アプリアリの初期値は零に設定され、優位性をもたないようにしておく。

## 【 0 1 7 0 】

第 1 の軟入力軟出力復号器 1 2 0 1 の出力は、内符号情報系列の各ビットにたいする対数尤度比から、情報系列及び内符号情報系列アプリアリを除いた外部情報対数尤度比である。

## 【 0 1 7 1 】

第 1 の軟入力軟出力復号器 1 2 0 1 から出力された外部情報対数尤度比は、第

1 のデインターリーバ 1 2 0 2 によって元のビット配列に戻され、第 1 のパンクチャ補間器 1 2 0 3 により零補間されて、外符号情報系列アプリアリと外符号パリティ系列アプリアリに分割される。第 1 のパンクチャ補間器 1 2 0 3 から出力された外符号情報系列アプリアリ及び外符号パリティ系列アプリアリは、それぞれ第 2 の軟入力軟出力復号器 1 2 0 6 に入力される。

## 【 0 1 7 2 】

内符号情報系列は、第 2 のデインターリーバ 1 2 0 4 によって元のビット配列に戻され、第 2 のパンクチャ補間器 1 2 0 5 によって零補間されて外符号情報系列と外符号パリティ系列に分割される。第 2 のパンクチャ補間器 1 2 0 5 から出力された外符号情報系列及び外符号パリティ系列はそれぞれ第 2 の軟入力軟出力復号器 1 2 0 6 に入力される。外符号情報系列アプリアリ及び外符号パリティ系列アプリアリは、それぞれ外符号情報系列と外符号パリティ系列のアプリアリとして使用される。

## 【 0 1 7 3 】

第 2 の軟入力軟出力復号器 1 2 0 6 の出力は、外符号情報系列の各ビットに対する対数尤度比から外符号情報系列と外符号情報系列アプリアリを除いた外符号外部情報対数尤度比、及び外符号パリティ系列の各ビットに対する対数尤度比から外符号パリティ系列と外符号パリティ系列アプリアリを除いた外符号外部パリティ対数尤度比である。

## 【 0 1 7 4 】

これらの外符号外部対数尤度比は図 1 1 に示した外符号器の出力に対応し、図 1 1 と同様構成のパンクチャリング回路 1 2 0 7 及びインターリーバ 1 2 0 8 を介することにより、内符号情報系列にたいするアプリアリ（内符号情報系列アプリアリ）が出力される。

## 【 0 1 7 5 】

このようにして得られた内符号情報系列アプリアリは、第 1 の軟入力軟出力復号器 1 2 0 1 へ帰還され、内符号情報系列の各ビットに対するアプリアリとして用いられる。以下同様の処理を繰り返し、最終対数尤度比が硬判定され、復号データを得ることができる。

## 【 0 1 7 6 】

直列接続型で使用される軟入力軟出力復号器は、基本的に並列接続型で使用する軟入力軟出力復号器と同様の構成である。したがって、ヤコビアンテーブルも同じ構成である。但し、図 1 2 に示す第 2 の軟入力軟出力復号器 1 2 0 6 については並列接続型のターボデコーダと異なる点があるため、以下に説明する。

## 【 0 1 7 7 】

第 1 の軟入力軟出力復号器 1 2 0 1 には、情報系列に対応するアプリアリが与えられる。一方、第 2 の軟入力軟出力復号器 1 2 0 6 には、情報系列だけでなくパリティ系列についてもアプリアリが与えられる。したがって、ガンマメトリック生成時に、情報系列だけでなくパリティ系列もアプリアリ情報を考慮する構成にする必要がある。また、対数尤度演算回路には、パリティ系列の対数尤度比を出力するための回路が追加となる。この場合、情報系列用とパリティ系列用の二つの回路が必要になるが、リソースシェアリングによって一つの対数尤度演算回路に若干の回路を追加するだけで二つの対数尤度の演算を実現できる。すなわち、情報ビットに対する尤度計算とパリティビットに対する尤度計算において、ヤコビアンテーブルを含む A C S 回路のうち、第一段目を共通化し、その後の第二段目及び最終段の減算回路をそれぞれ独立に有する構成にすればよい。

## 【 0 1 7 8 】

以上説明したように、本発明のターボデコーダによれば、Max-LogMAP や SOVA のように特性が劣化するアルゴリズムを用いることなく、BCJR アルゴリズムと等価な演算を若干の回路追加によって実現することができる。

## 【 0 1 7 9 】

したがって、高い符号化利得が達成できる CDMA 技術を用いた移動体通信システムにおいて、必要最小限の送信電力を維持しつつ、システム容量を増加させて加入者数の増加と受信品質を向上させることができる。

## 【 0 1 8 0 】

また、送信電力制御用の重み付け係数を乗算したレイク合成後の受信データをハードウェア構成のターボデコーダへ送るインターフェースとしているので、ヤコビアンロガリズムによるアルゴリズムを実現する際に必要なノイズ分散や信号

電力をインターフェースとして備えることなく、またそのためのメモリをターボデコーダ内に持つ必要がない。さらに、ノイズ分散や信号電力をパラメータとする規模の大きいヤコビアンテーブル用メモリを持つことなく、必要最小限のハードウェア増加で、動作速度への影響の少ないBCJRアルゴリズムと等価な演算を実現できる。また、並列接続型のターボデコーダ、あるいは直列接続型のターボデコーダであってもインターフェースを変更することなく適用できる。

## 【0181】

また、重み付け処理をスロット単位としているので、SIR測定に基づいた送信電力制御の更新周期と同じ間隔で処理可能であり、DSPソフトウェアの負荷への影響が最小限で、フェージングピッチに追従したヤコビアンロガリズムによるアルゴリズムを実現できる。

## 【0182】

## 【発明の効果】

本発明は以上説明したように構成されているので、以下に記載する効果を奏する。

## 【0183】

ターボデコーダに入力される受信データに、信号対干渉比の測定結果に基づいた重み付け後の情報が含まれるため、アルファメトリックの更新処理、ベータメトリックの更新処理、及び対数尤度演算処理結果を補正するためのヤコビアンテーブルを、ノイズ分散 $\sigma^2$ や信号成分 $E_s$ 等のデータを含むことなく作成することができる。

## 【0184】

したがって、必要最小限のハードウェアの増加で、動作速度への影響も少なく、BCJRアルゴリズムと等価な演算を実現できるため、CDMA技術を用いた移動体通信システムにおいて、通信相手の送信電力を必要最小限に制御しつつ、システム容量を増加させて加入者数を増加させることが可能になると共に受信品質を向上させることができる。

## 【図面の簡単な説明】

## 【図1】



C D M A 技術を利用した受信機の一構成例を示すブロック図である。

【図 2】

並列接続型のターボ符号器の一構成例を示すブロック図である。

【図 3】

図 2 に示したターボ符号器で符号化されたデータを復号するターボデコーダの一構成例を示すブロック図である。

【図 4】

図 3 に示したターボデコーダをリソースシェアリングによって 1 つの軟入力軟出力復号器で実現した一構成例を示すブロック図である。

【図 5】

図 3 及び図 4 に示した軟入力軟出力復号器の一構成例を示すブロック図である。

【図 6】

図 5 に示したアルファメトリック生成回路の一構成例を示すブロック図である。

【図 7】

論理回路で構成したヤコビアンテーブルの一構成例を示す回路図である。

【図 8】

図 7 に示した回路の入出力関係を示すグラフである。

【図 9】

図 5 に示したベータメトリック生成回路の一構成例を示すブロック図である。

【図 1 0】

図 5 に示した対数尤度演算回路の一構成例を示すブロック図である。

【図 1 1】

直列接続型のターボ符号器の一構成例を示すブロック図である。

【図 1 2】

図 1 1 に示したターボ符号器で符号化されたデータを復号するターボデコーダの一構成例を示すブロック図である。

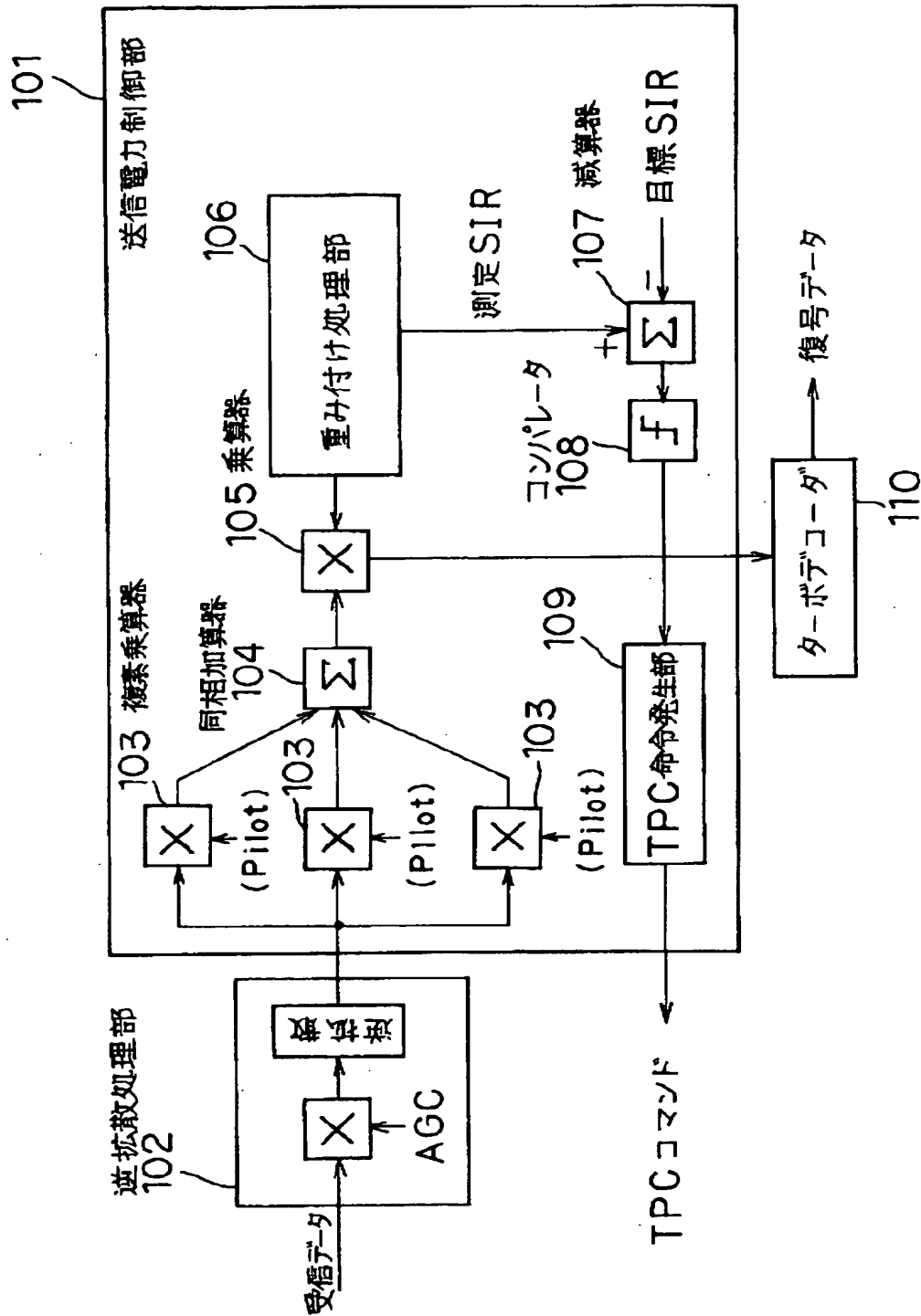
【符号の説明】

- 1 0 1 送信電力制御部
- 1 0 2 逆拡散処理部
- 1 0 3 複素乗算器
- 1 0 4 同相加算器
- 1 0 5 乗算器
- 1 0 6 重み付け処理部
- 1 0 7 減算器
- 1 0 8 コンパレータ
- 1 0 9 T P C 命令発生部
- 1 1 0 ターボデコーダ
- 2 0 1 第 1 のコンポーネント符号器
- 2 0 2 第 2 のコンポーネント符号器
- 2 0 3、1 1 0 3、1 2 0 8 インターリーバ
- 2 0 4 スイッチ
- 3 0 1、4 0 6 第 1 の加算器
- 3 0 2、1 2 0 1 第 1 の軟入力軟出力復号器
- 3 0 3、4 0 2 分離器
- 3 0 4、4 0 7 第 1 の遅延器
- 3 0 5、4 0 8 第 2 の遅延器
- 3 0 6、4 0 9 第 2 の加算器
- 3 0 7、4 0 3 第 1 のインターリーバ
- 3 0 8、4 1 0 第 2 のインターリーバ
- 3 0 9 第 3 の加算器
- 3 1 0、1 2 0 6 第 2 の軟入力軟出力復号器
- 3 1 1 第 3 の遅延器
- 3 1 2 第 4 の遅延器
- 3 1 3 第 4 の加算器
- 3 1 4、4 1 1、1 2 0 2 第 1 のデインターリーバ
- 3 1 5 第 5 の遅延器

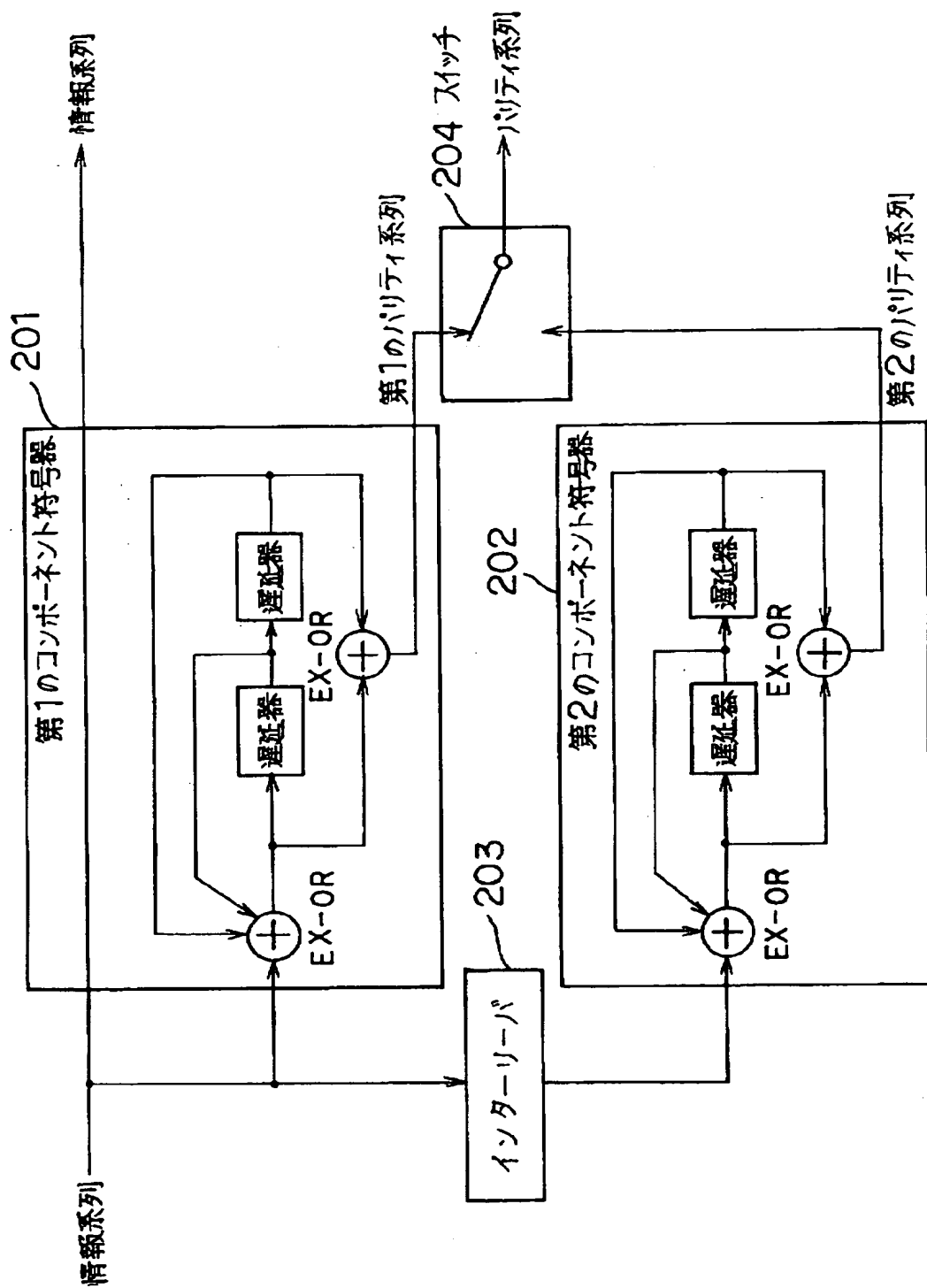
- 3 1 6、4 1 2     判定器
- 3 1 7、4 1 5、1 2 0 4     第 2 のデインターリーバ
- 4 0 1     軟入力軟出力復号器
- 4 0 4     第 1 のスイッチ
- 4 0 5     第 2 のスイッチ
- 5 0 1     ガンマメトリック生成回路
- 5 0 2     アルファメトリック生成回路
- 5 0 3     ベータメトリック生成回路
- 5 0 4     対数尤度演算回路
- 6 0 1、9 0 1     A C S 回路
- 6 0 2     アルファメトリック用メモリ
- 6 0 3     アップダウンカウンタ
- 6 0 4、9 0 2     単位ブロック
- 1 0 0 1     尤度演算回路
- 1 1 0 1     外符号器
- 1 1 0 2、1 2 0 7     パンクチャリング回路
- 1 1 0 4     内符号器
- 1 2 0 3     第 1 のパンクチャ補間器
- 1 2 0 5     第 2 のパンクチャ補間器

【書類名】 図面

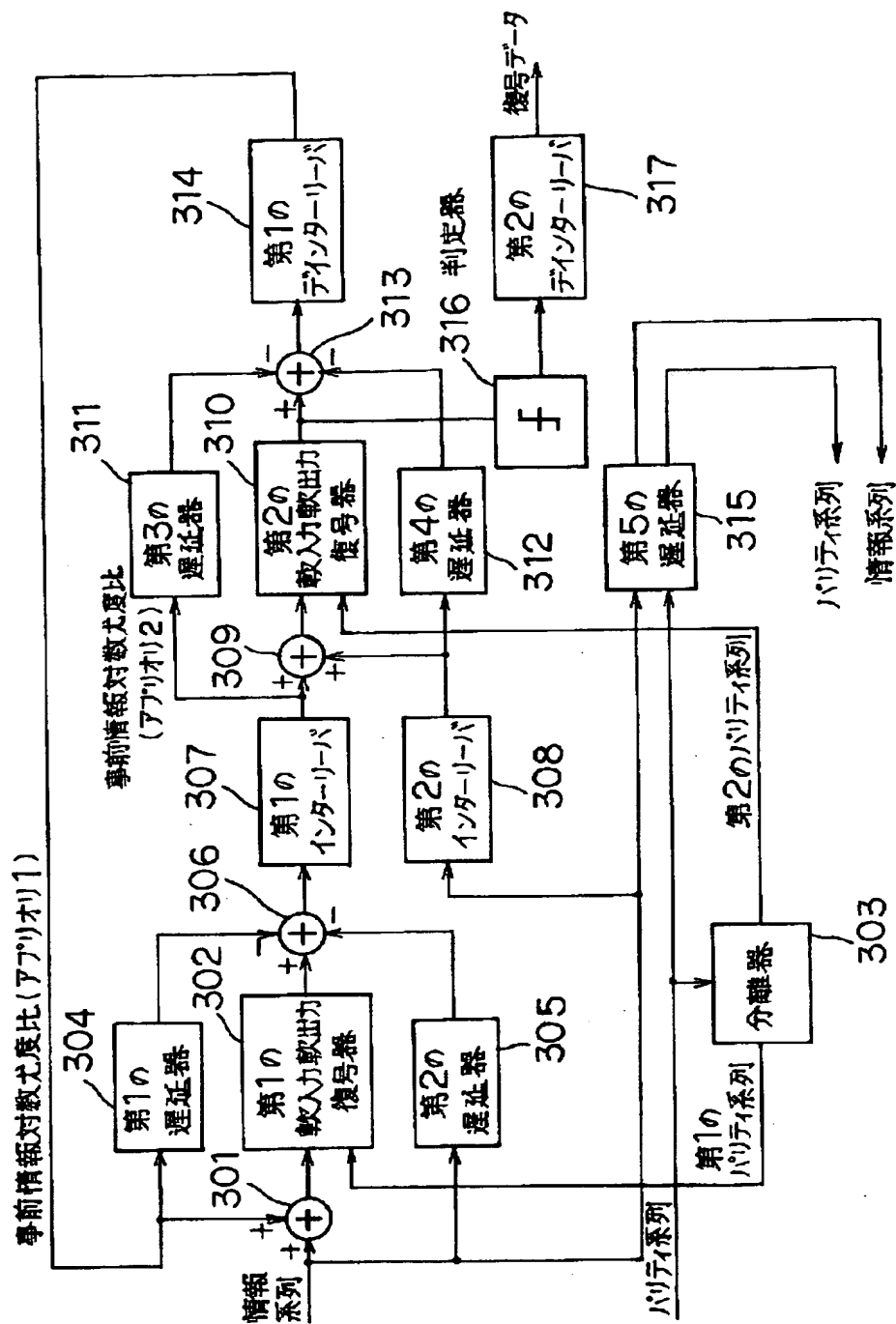
【図 1】



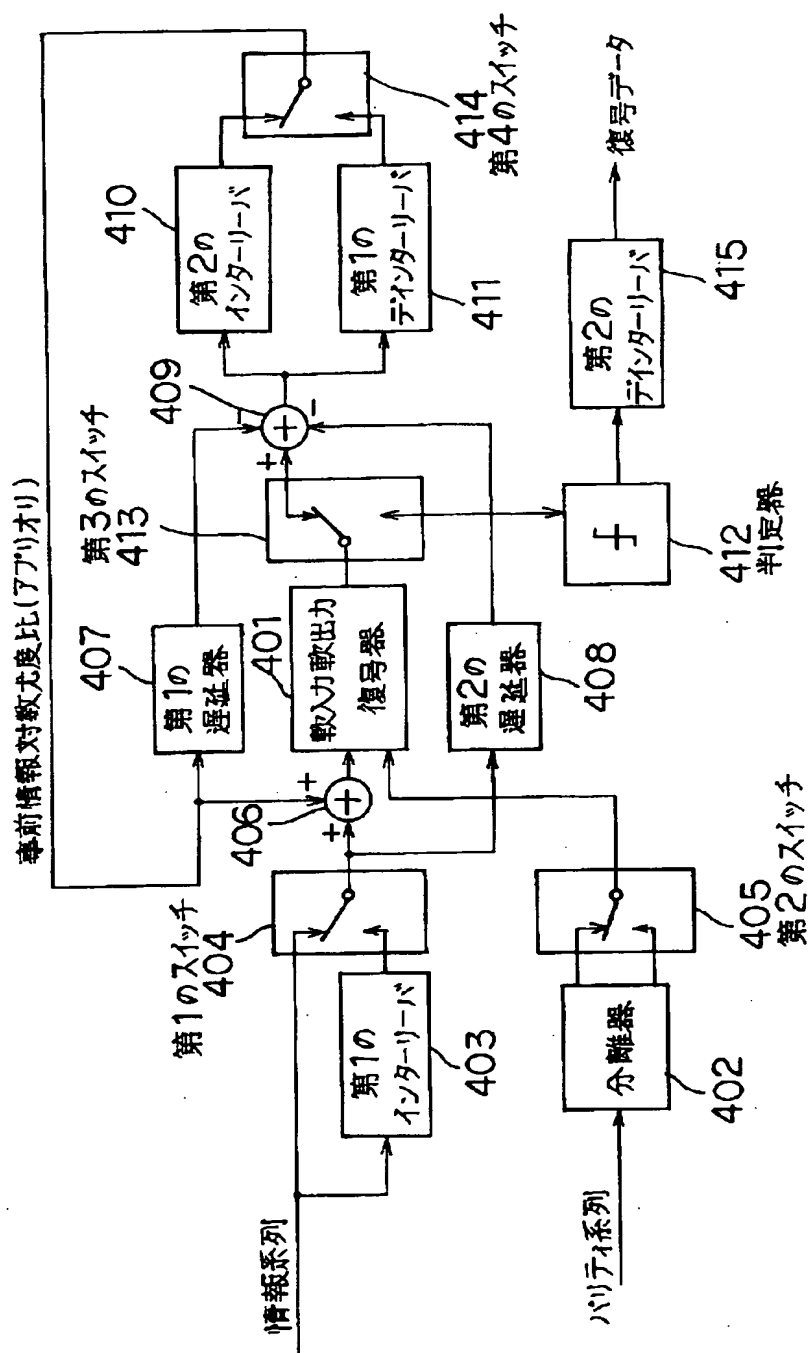
【図2】



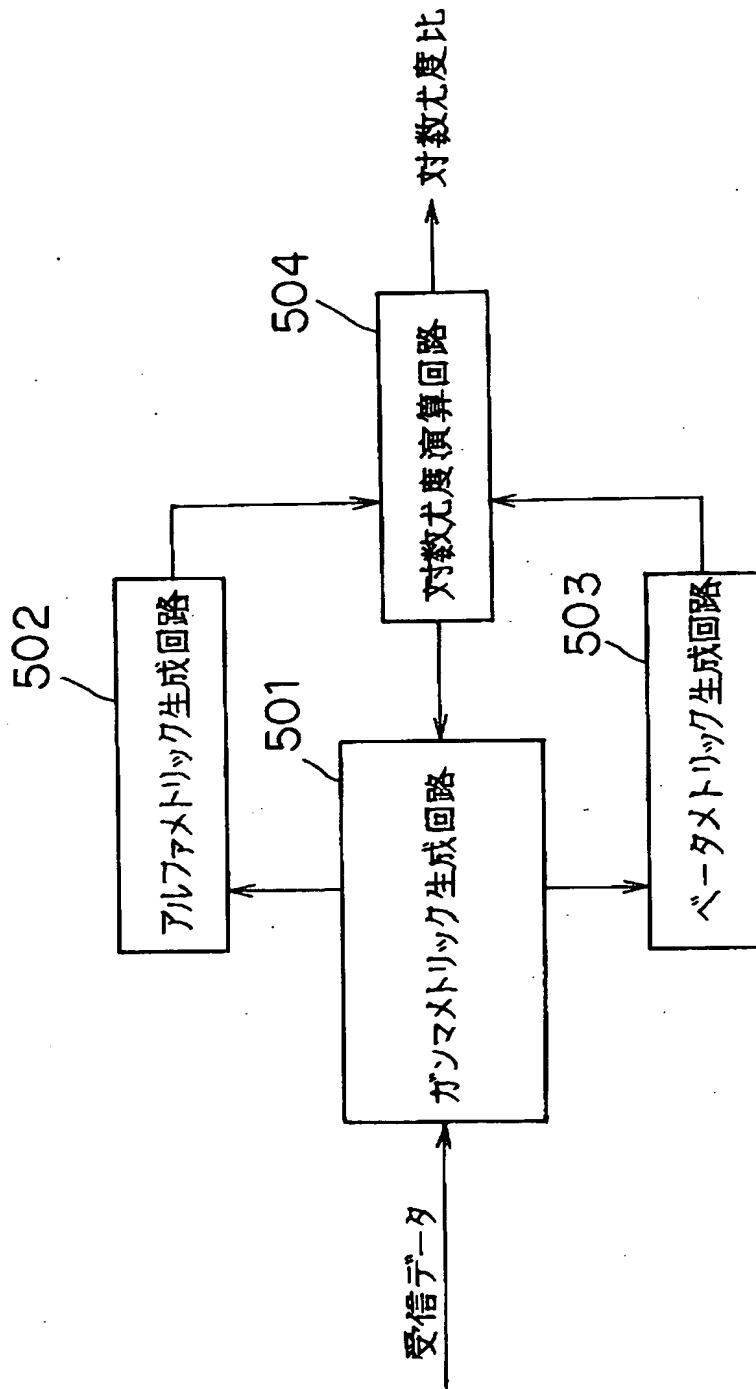
【図 3】



【図 4】

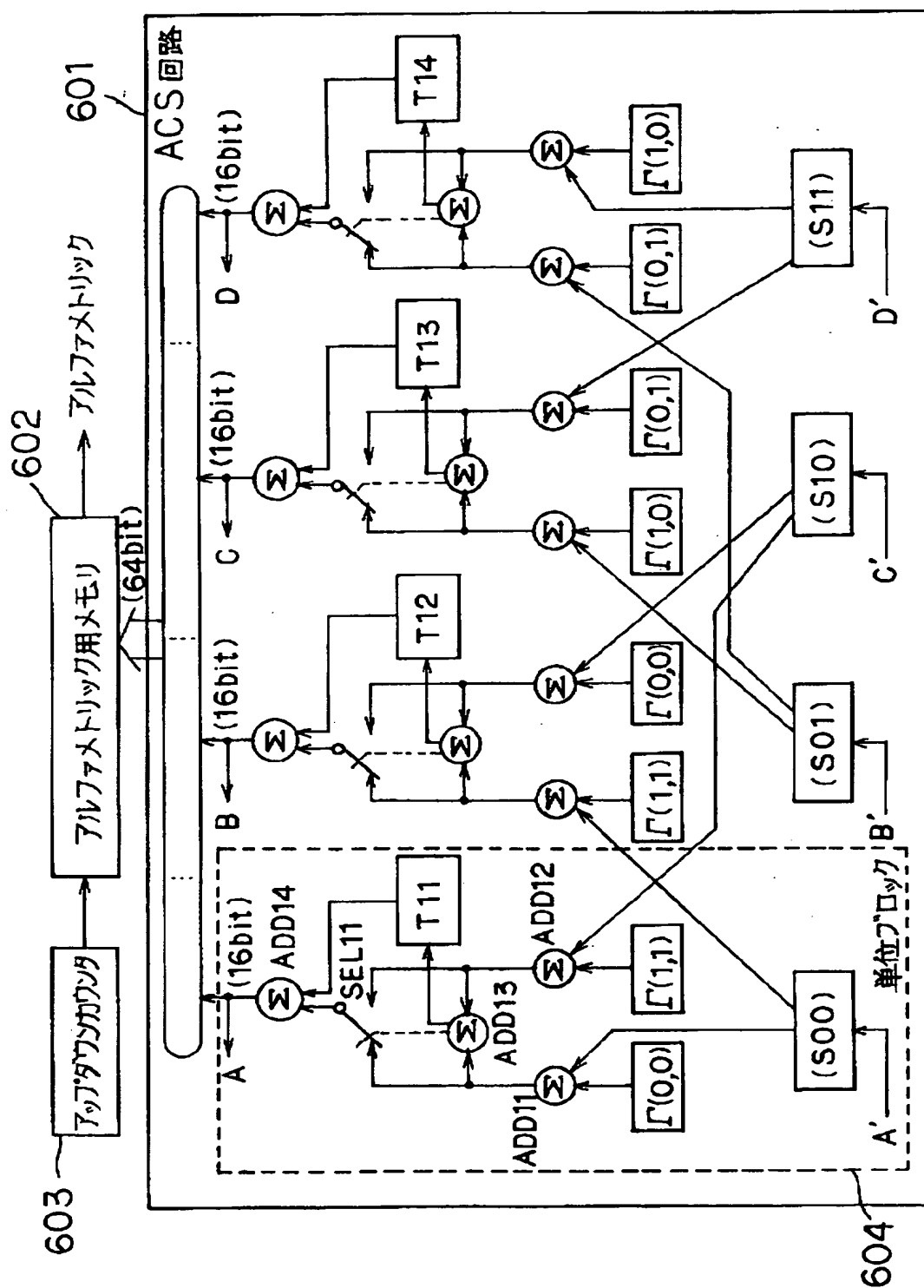


【図5】

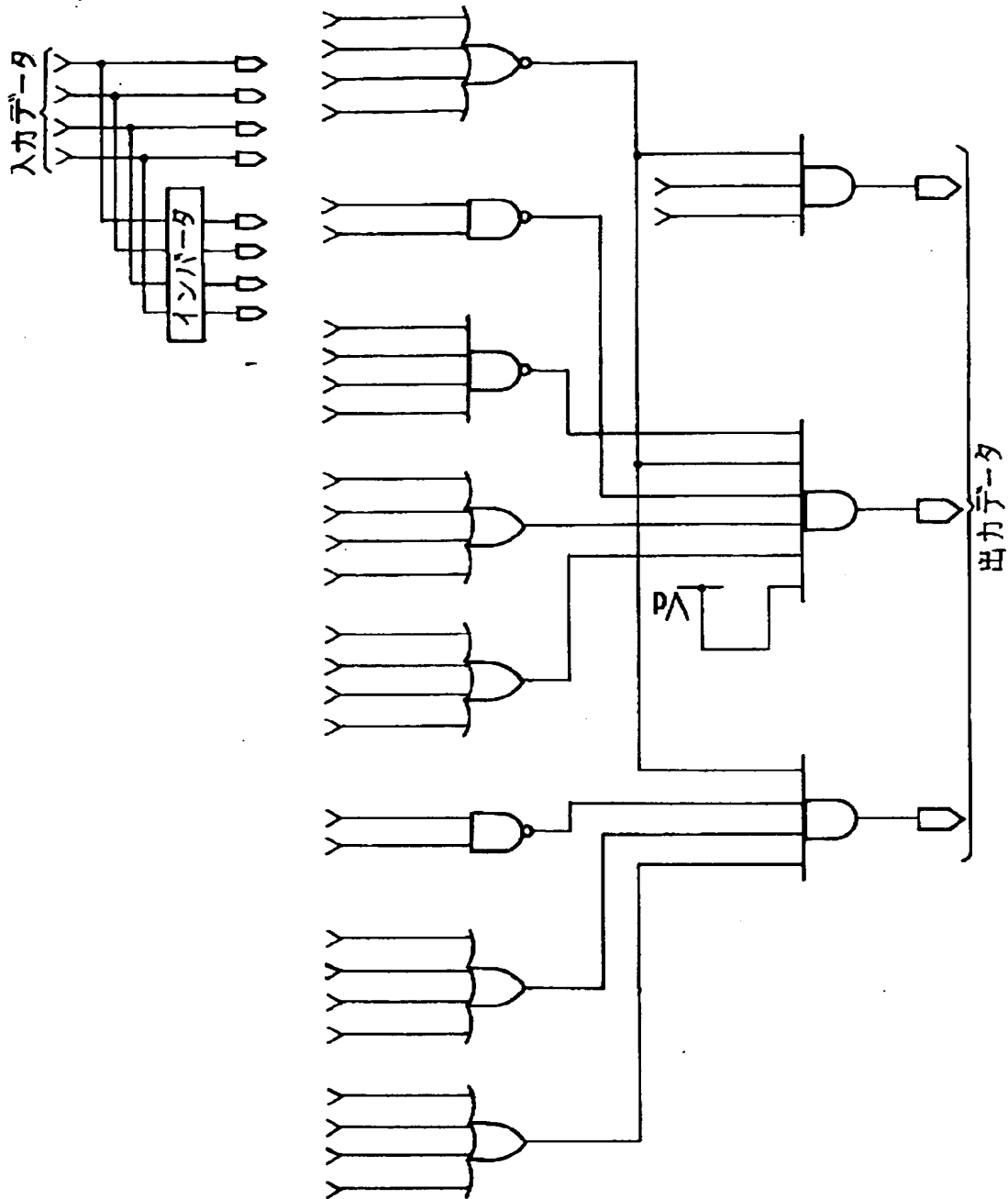




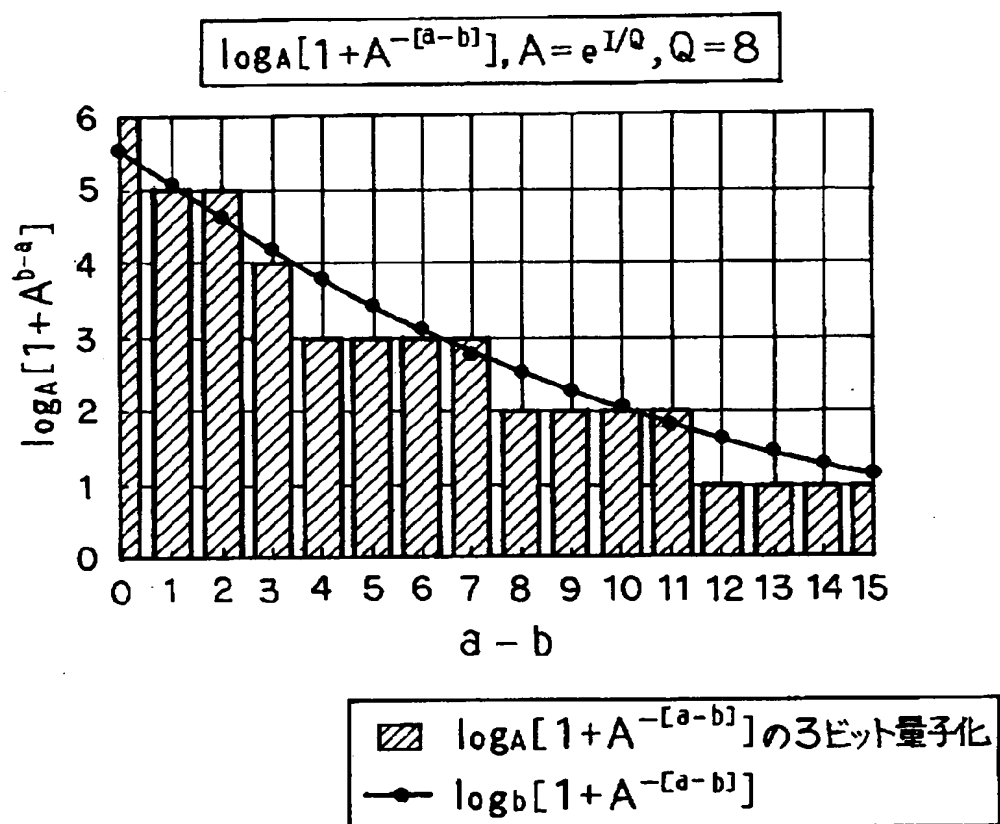
【図 6】



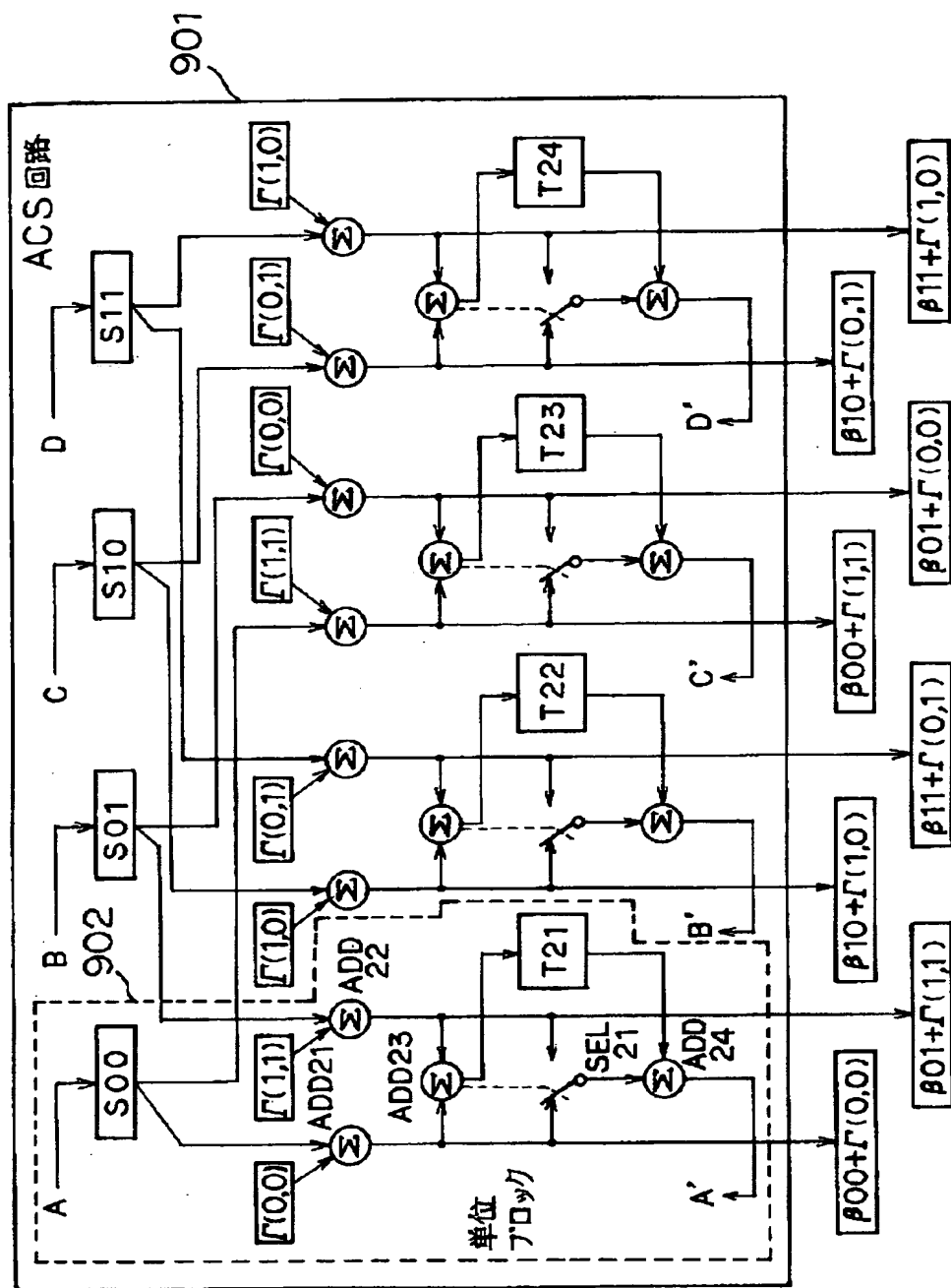
【図7】



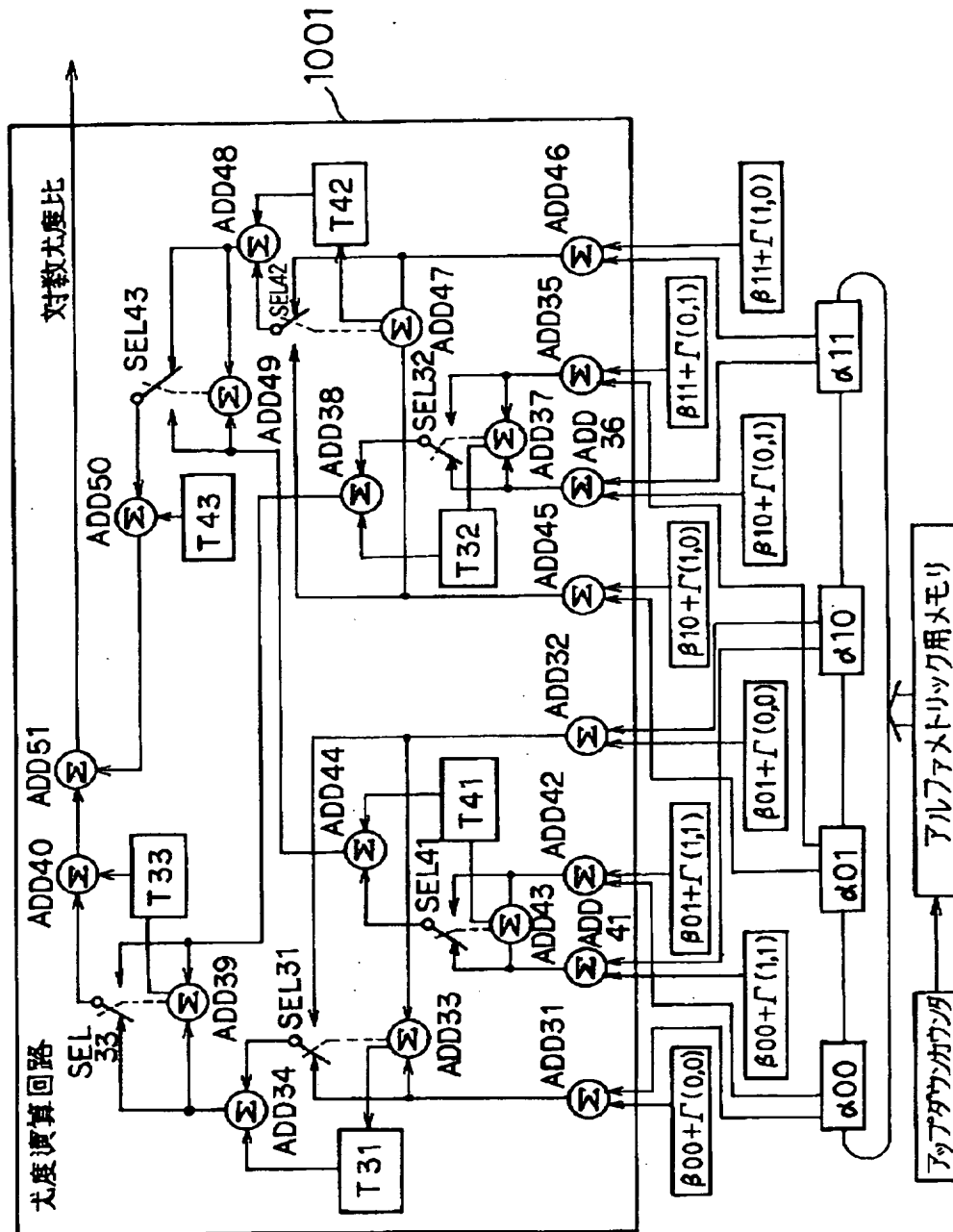
【図 8】



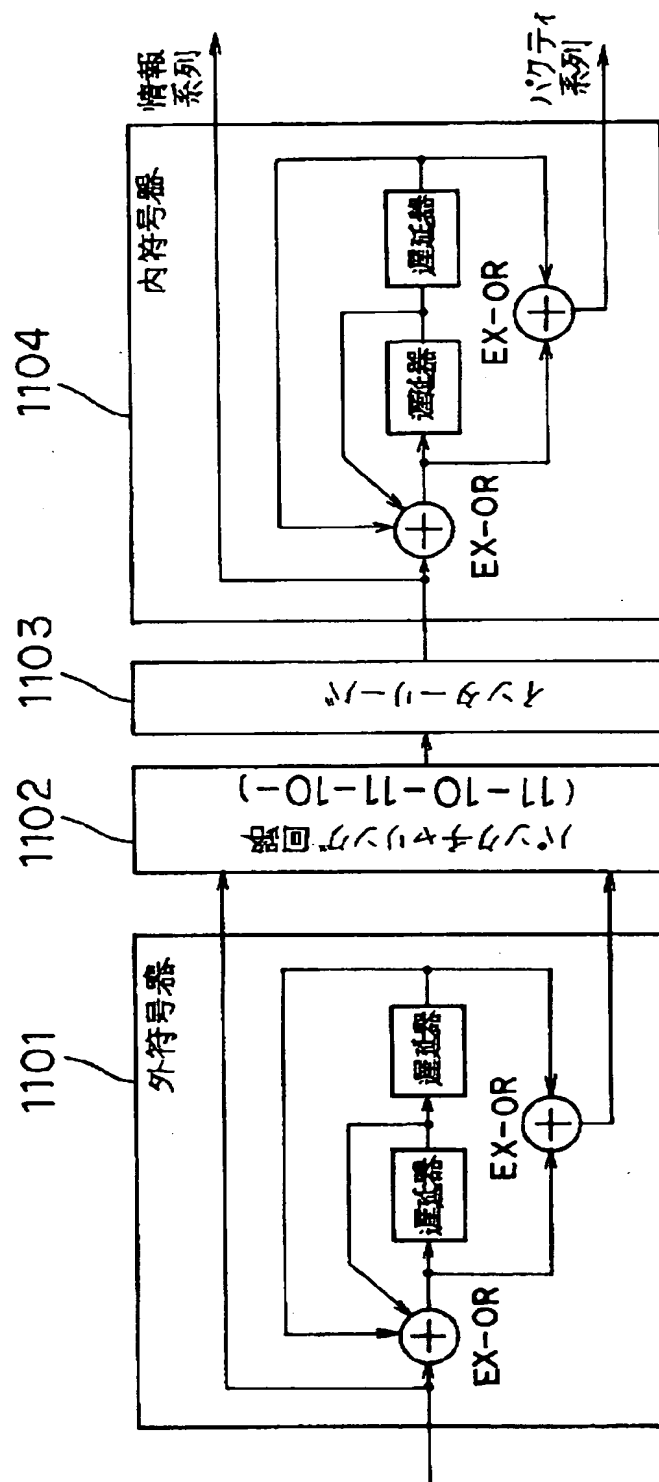
【図9】



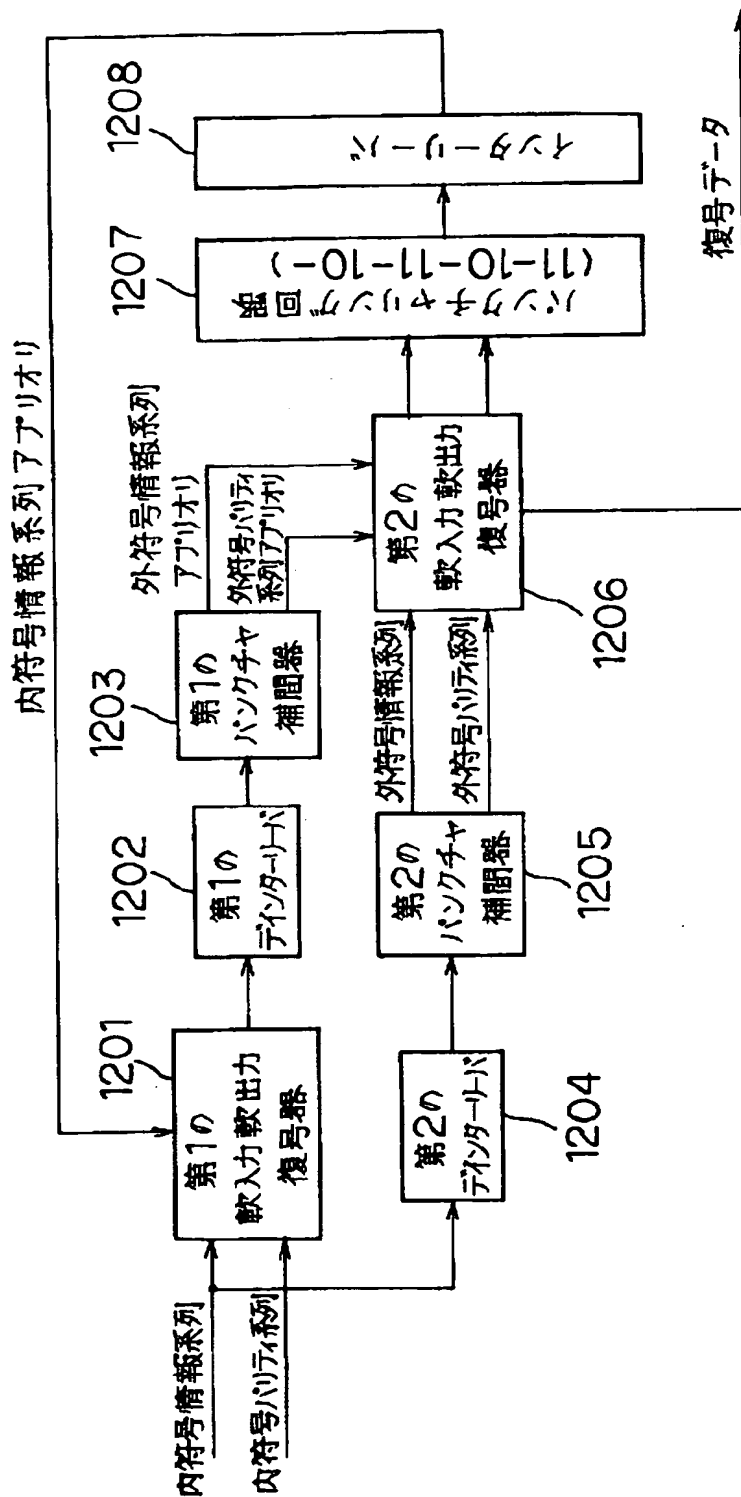
【図10】



【図 11】



【図12】



【書類名】 要約書

【要約】

【課題】 ハードウェアやソフトウェアの増加を必要最小限に抑えて、処理速度への影響が少ない、小型・軽量化・低消費電力化を実現しつつ復号性能を向上させたターボデコーダ、及びそれを備えたCDMA技術を用いた移動体通信システムを提供する。

【解決手段】 信号対干渉比の測定結果に基づいて閉ループ送信電力制御を行うCDMAシステムにおいて、該送信電力制御用に使用される信号対干渉比、及び信号対干渉比の測定過程で得られるデータに基づいて逆拡散後の受信データに重み付け処理を行い、重み付け処理後の受信データに対して、アルファメトリックの更新処理、ベータメトリックの更新処理、及び尤度演算処理におけるACS演算或は比較選択演算を行うと共に、ACS演算或は比較選択演算の演算過程で生じる差分の値に対応して予め定められた値によりACS演算の結果を補正する。

【選択図】 図1



出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**